



AiP8F3208

8KB FLASH ROM 的触摸型

8 位微控制器

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2021-10-A1	2021-10	新制
2021-12-B1	2021-12	寄存器名称修订
2022-07-C1	2022-07	修订
2023-03-D1	2023-03	更换模板
2023-04-D2	2023-04	内容修正
2023-05-D3	2023-05	引脚图修正
2023-05-E1	2023-05	添加 EEPROM 参数表
2023-06-E2	2023-06	内容修订
2023-11-E3	2023-11	新增 TSSOP20 引脚图
2024-03-E4	2024-03	修订格式
2025-04-E5	2025-04	修改工作温度范围; 更新封装尺寸外形图
2025-06-E6	2025-06	新增 SOP8 封装形式



目录

1	概述	7
1.1	说明	7
1.2	特性	7
1.3	订购信息	8
2	功能框图及引脚说明	9
2.1	功能框图	9
2.2	引脚排列图	10
2.3	引脚说明	10
3	电特性	11
3.1	极限参数	11
3.2	工作电压-频率	12
3.3	DC 特性	12
3.4	上电复位特性	13
3.5	LVR&LVD 电气特性	13
3.6	内部高速 RC 振荡器特性	13
3.7	内部低速 RC 振荡器特性	13
3.8	ADC 电气特性	14
3.9	OPA 电气特性	14
3.10	LXT 电气特性	14
3.11	AC 特性参数	14
3.12	EEPROM 存储器参数	14
4	存储器	15
4.1	IAP 寄存器列表	15
4.2	IAP 寄存器说明	16
4.3	程序存储器	17
4.3.1	Flash 编程	17
4.3.2	Flash 读取	18
4.4	数据存储	18
4.4.1	通用寄存器	18
4.4.2	位寻址空间	19



4.4.3	堆栈.....	19
4.4.4	特殊功能寄存器.....	19
4.4.5	系统控制寄存器.....	20
4.4.6	扩展地址寄存器.....	22
4.5	EEPROM.....	23
4.5.1	EEPROM 写入.....	23
4.5.2	EEPROM 读取.....	23
5	时钟.....	24
5.1	特性.....	24
5.2	功能框图.....	24
5.3	寄存器列表.....	24
5.4	寄存器说明.....	25
6	复位.....	27
6.1	特性.....	27
6.2	寄存器列表.....	27
6.3	寄存器说明.....	28
7	工作模式.....	29
7.1	特性.....	29
7.2	寄存器列表.....	29
7.3	寄存器说明.....	29
8	中断.....	31
8.1	特性.....	31
8.2	中断操作.....	31
8.3	中断优先级.....	31
8.4	寄存器列表.....	33
8.5	寄存器说明.....	33
9	通用端口 I/O.....	38
9.1	特性.....	38
9.2	寄存器列表.....	38
9.3	寄存器说明.....	38
10	通用定时器 T0/T1.....	45
10.1	特性.....	45



10.2	功能框图	45
10.3	寄存器列表	45
10.4	寄存器说明	45
10.5	功能说明	47
10.5.1	时钟选择	47
10.5.2	定时器/计数模式	47
11	通用定时器 T2	48
11.1	特性	48
11.2	功能框图	49
11.3	寄存器列表	49
11.4	寄存器说明	50
11.5	功能说明	52
11.5.1	时钟选择	52
11.5.2	定时器/计数模式	52
11.5.3	捕捉模式	53
11.5.4	单脉冲 PWM 模式	56
11.5.5	多脉冲 PWM 模式	58
12	高级定时器 T5	60
12.1	特性	60
12.2	功能框图	60
12.3	寄存器列表	61
12.4	寄存器说明	62
12.5	功能说明	69
12.5.1	时钟选择	69
12.5.2	定时器模式	69
12.5.3	单脉冲 PWM 模式	70
12.5.4	多脉冲 PWM 模式	72
12.5.5	互补输出	73
12.5.6	死区控制	74
13	WDT	77
13.1	特性	77
13.2	功能框图	77



13.3	寄存器列表	77
13.4	寄存器说明	77
13.5	功能说明	79
13.5.1	看门狗复位模式	79
13.5.2	看门狗定时器模式	80
14	UART2	81
14.1	特性	81
14.2	功能框图	81
14.3	寄存器列表	82
14.4	寄存器说明	82
14.5	功能说明	85
14.5.1	数据格式	85
14.5.2	发送器	85
14.5.3	接收器	85
14.5.4	高精度波特率发生器	86
14.5.5	奇偶校验	86
14.5.6	多处理器通讯	87
14.5.7	标志位	87
14.5.8	中断	88
14.5.9	软件复位功能	88
15	模数转换器 A/D	89
15.1	特性	89
15.2	功能框图	89
15.3	寄存器列表	89
15.4	寄存器说明	90
16	LCD	93
16.1	特性	93
16.2	功能框图	93
16.3	寄存器列表	93
16.4	寄存器说明	94
16.5	功能说明	95
17	OPA	96



17.1	特性	96
17.2	寄存器列表	96
17.3	寄存器说明	96
18	低电压检测模块 LVD	98
18.1	特性	98
18.2	寄存器列表	98
18.3	寄存器说明	98
19	TOUCH	99
19.1	特性	99
20	封装尺寸与外形图	100
20.1	SOP8 外形图与封装尺寸	100
20.2	SOP16 外形图与封装尺寸	101
20.3	SOP20 外形图与封装尺寸	102
20.4	SSOP20 外形图与封装尺寸	103
20.5	TSSOP20 外形图与封装尺寸	104
21	声明及注意事项	105
21.1	产品中有毒有害物质或元素的名称及含量	105
21.2	注意	105



1 概述

1.1 说明

AiP8F3208 是一款触控型 8051 内核 MCU, 内置 256B XRAM、256B IRAM、8KB FLASH、128B EEPROM, 内部集成 Timer0/1/2/5、WDT、UART2、TOUCH、OPA、ADC、LVR、LVD、片内振荡和时钟电路。

1.2 特性

内核: 8051

工作电压: 1.8V~5.5V

工作模式:

- 普通模式 (RUN)
- 空闲模式 (IDLE)
- 停止模式 (STOP)

存储器:

- FLASH: 8KB
- EEPROM: 128B
- RAM: 256B IRAM, 256B XRAM

时钟:

- 内部高速振荡 HIRC: 16MHz
- 内部低速振荡 LIRC: 32kHz
- 外部高速晶振 HXT: 4~12MHz
- 外部低速晶振 LXT: 32.768kHz

低电压复位:

- 4 level 选择 (1.9V/2.44V/3.2V/4.2V)

低电压检测:

- 13 level 选择 (2.0V~4.4V)

中断:

- 10 个外部中断源
- 14 个内部中断源
- 中断优先级软件设置

GPIO:

- 18 个多功能双向 I/O 口
- 支持独立弱上拉
- LED 驱动
 - 高电平驱动能力: 18mA
 - 低电平驱动能力: 29mA

定时器:

- 两个 8 位通用定时器 T0/1

- 一个 16 位通用定时器 T2
- 一个 12 位高级定时器 T5
- 一个 8 位看门狗 WDT

通信接口:

- 1 路 UART2

显示驱动:

- LCD 1/2*VDD 软件驱动
 - 最大支持 5-ch SCOM

触摸模块:

- 最多支持 15 个按键通道

模拟外设:

- OPA
- ADC
 - 12 位分辨率
 - 最多支持 14 输入外部通道, 1/4VDD 通道
 - 内部 2V/3V/4V/VDD 基准

工作温度:

-40~+105°C

封装类型:

- SOP8/SOP16/SOP20
- SSOP20
- TSSOP20



1.3 订购信息

管装:

产品料号	封装形式	打印标识	管装数	盒装管	盒装数	备注说明
AiP8F3208SA8.TB	SOP8	AiP8F3208	100PCS/管	100 管/盒	10000PCS/盒	塑封体尺寸: 4.9mm×3.9mm 引脚间距: 1.27mm
AiP8F3208SA16.TB	SOP16	AiP8F3208	50PCS/管	200 管/盒	10000PCS/盒	塑封体尺寸: 10.0mm×3.9mm 引脚间距: 1.27mm
AiP8F3208SA20.TB	SOP20	AiP8F3208	35PCS/管	80 管/盒	2800PCS/盒	塑封体尺寸: 12.8mm×7.5mm 引脚间距: 1.27mm
AiP8F3208VB20.TB	SSOP20	AiP8F3208	50PCS/管	200 管/盒	10000PCS/盒	塑封体尺寸: 8.7mm×3.9mm 引脚间距: 0.635mm
AiP8F3208TA20.TB	TSSOP20	AiP8F3208	70PCS/管	200 管/盒	14000PCS/盒	塑封体尺寸: 6.5mm×4.4mm 引脚间距: 0.65mm

编带:

产品料号	封装形式	打印标识	编带盘装数	编带盒装数	备注说明
AiP8F3208SA8.TR	SOP8	AiP8F3208	4000PCS/盘	8000PCS/盒	塑封体尺寸: 4.9mm×3.9mm 引脚间距: 1.27mm
AiP8F3208SA16.TR	SOP16	AiP8F3208	4000PCS/盘	8000PCS/盒	塑封体尺寸: 10.0mm×3.9mm 引脚间距: 1.27mm
AiP8F3208SA20.TR	SOP20	AiP8F3208	2000PCS/盘	2000PCS/盒	塑封体尺寸: 12.8mm×7.5mm 引脚间距: 1.27mm
AiP8F3208VB20.TR	SSOP20	AiP8F3208	4000PCS/盘	8000PCS/盒	塑封体尺寸: 8.7mm×3.9mm 引脚间距: 0.635mm
AiP8F3208TA20.TR	TSSOP20	AiP8F3208	4000PCS/盘	8000PCS/盒	塑封体尺寸: 6.5mm×4.4mm 引脚间距: 0.65mm

注: 订购信息与实物不符时, 以实物为准。



2 功能框图及引脚说明

2.1 功能框图

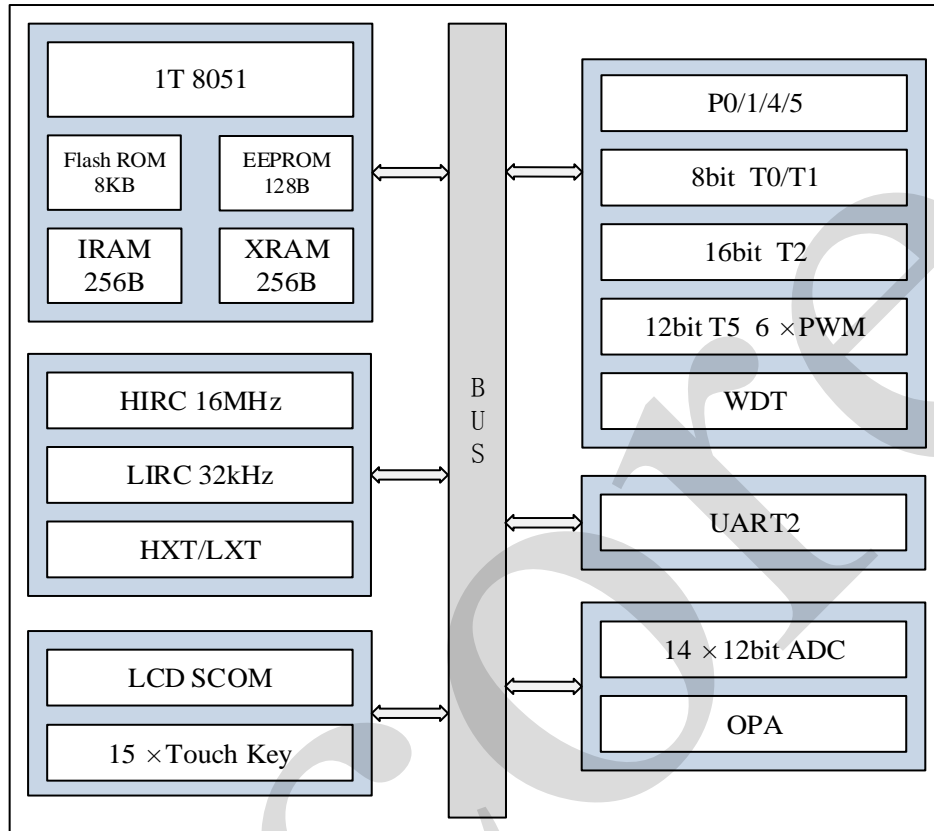
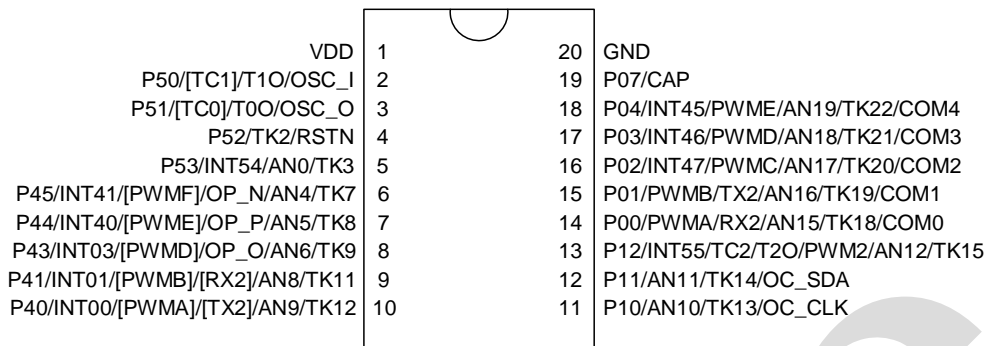


图 2.1.1 功能框图

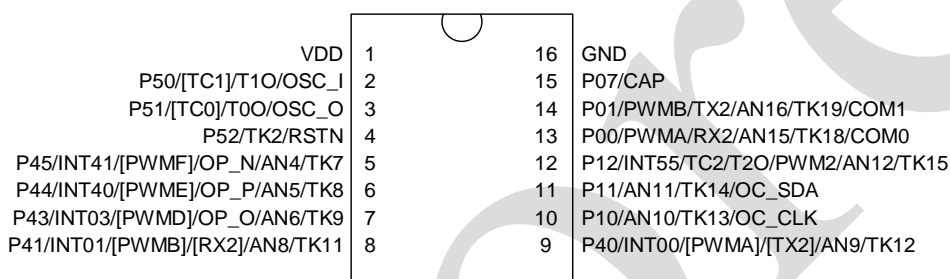


2.2 引脚排列图



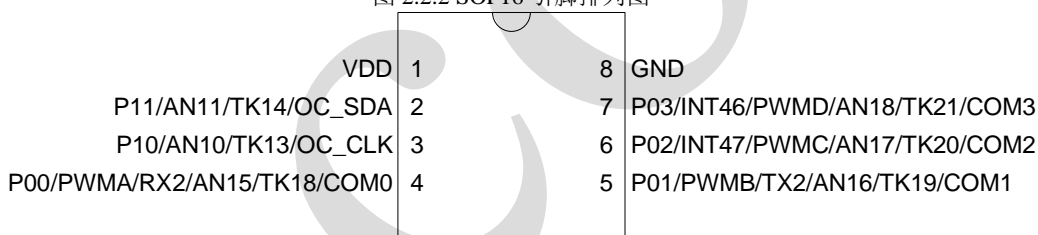
SOP20/SSOP20/TSSOP20

图 2.2.1 SOP20/SSOP20/TSSOP20 引脚排列图



SOP16

图 2.2.2 SOP16 引脚排列图



SOP8

图 2.2.3 SOP8 引脚排列图

2.3 引脚说明

表 2.3.1 引脚说明

引脚名称	类型	说明
IO 引脚		
P00-P04/P07	I/O	普通 IO 口, 可配置为内部上拉
P10-P12	I/O	普通 IO 口, 可配置为内部上拉
P40-P41/P43-P45	I/O	普通 IO 口, 可配置为内部上拉
P50-P53	I/O	普通 IO 口, 可配置为内部上拉
定时器引脚		
PWM2	O	定时器 2 PWM 输出
PWMA/PWMB/PWMC/PWMD PWME/PWME	O	定时器 5 PWM 输出
TC0-TC2	I	定时器 0-2 外部时钟输入、捕获输入



T00-T20	O	定时器 0-2 间隔输出
通讯引脚		
TX2	O	UART2 数据输出引脚
RX2	I	UART2 数据输入引脚
ADC 引脚		
AN0/4/5/6/8/9/10/11/12/15/16/17/18/19	I	AD 输入引脚
TOUCH 引脚		
TK2-TK3 TK7-TK9 TK11-TK15 TK18-TK22	I	触摸按键
CAP	I	触摸电容脚
运放引脚		
OP_N	I	运放负端
OP_P	I	运放正端
OP_O	O	运放输出端
特殊引脚		
INT00/INT01/INT03	I	外部中断输入
INT40/INT41/INT45-INT47	I	外部中断输入
INT54/INT55	I	外部中断输入
COM0-COM4	O	LCD 1/2 偏压输出
OSC_I/OSC_O	I/O	外部时钟振荡器引脚
RSTN	I	外部复位引脚
VDD	P	电源
GND	G	地
OC_SDA	I/O	仿真/烧录接口
OC_CLK	I	仿真/烧录接口

3 电特性

3.1 极限参数

表 3.1.1 极限参数

符号	参数名称	最小	最大	单位
VDD	供电电压	GND-0.3	+6.0	V
V _{IN}	输入电压	GND-0.3	VDD+0.3	V
V _{OUT}	输出电压	GND-0.3	VDD+0.3	V
I _{VDD}	VDD 最大电流	-	-100	mA
I _{GND}	GND 最大电流	-	150	mA
T _A	工作温度	-40	+105	°C
T _{stg}	储存温度	-65	+150	°C
T _L	焊接温度 (10 秒)	260		°C

注:

1、这是一个额定值, 如果对芯片的操作超过极限参数所规定的范围, 将对芯片造成损坏。



3.2 工作电压-频率

表 3.2.1 推荐使用条件

符号	参数名称	条件	最小	典型	最大	单位	
VDD	工作电压	f _{sys} =32.768kHz T _A =25℃	LXT	2.5	-	5.5	V
		f _{sys} =4MHz/2T T _A =25℃	HXT	2.5	-	5.5	
		f _{sys} =16MHz/2T T _A =25℃		3.0	-	5.5	
		f _{sys} =4MHz/2T T _A =-40℃~+105℃	HIRC	1.8	-	5.5	
		f _{sys} =8MHz/2T T _A =-40℃~+105℃		2.5	-	5.5	
		f _{sys} =16MHz/2T T _A =-40℃~+105℃		3.0	-	5.5	

3.3 DC 特性

表 3.3.1 DC 特性 (T_A=25℃, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位	
I _{DD1} (RUN)		VDD=5V	f _{sys} =16MHz	-	12	24	mA
		VDD=5V	f _{sys} =8MHz	-	8	16	
		VDD=3V		-	5	10	
I _{DD2} (RUN)		VDD=5V	f _{sys} =32.768kHz	-	20	40	μA
		VDD=3V		-	8	16	
I _{DD3} (IDLE)	工作电流	VDD=5V	f _{sys} =16MHz	-	6	12	mA
		VDD=3V		-	4	8	
I _{DD4} (IDLE)		VDD=5V	f _{sys} =32.768kHz	-	14	28	μA
		VDD=3V		-	5	10	
I _{STB2} (STOP)		VDD=5V	WDT 关闭	-	1	2	μA
		VDD=3V	LVR 关闭	-	0.5	1	
V _{IH}	输入高电平	IO		0.7VDD	-	VDD	V
V _{IL}	输入低电平	IO		0	-	0.3VDD	V
I _{OH}	输出高电流	VDD=5V	V _{OH} =0.9VDD	-	18	36	mA
		VDD=3V		-	6	12	
I _{OL1}	输出低电流	VDD=5V	V _{OL1} =0.1VDD 所有 IO	-	29	58	mA
		VDD=3V		-	12	24	
I _{OL2}	输出低电流	VDD=5V	V _{OL2} =0.1VDD P0 端口大驱动	-	74	100	mA
		VDD=3V		-	34	60	
R _{PU}	上拉电阻	VDD=5V	所有输入管脚	-	30	-	kΩ
		VDD=3V		-	60	-	
I _{IH}	输入高漏电流	VDD=5V, 所有输入管脚		-	-	1	μA
I _{IL}	输入低漏电流	VDD=5V, 所有输入管脚		-1	-	-	μA



3.4 上电复位特性

表 3.4.1 上电复位特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
V _{POR}	复位电平	-	-	1.5	-	V
t _r	VDD 上升时间	-	0.05	-	0.5	V/ms

3.5 LVR&LVD 电气特性

表 3.5.1 LVR&LVD 电气特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
V _{LVR}	低压复位	-	-	1.9	-	V
			-	2.44	-	
			-	3.2	-	
			-	4.2	-	
V _{LVD}	低压检测	-	-	2.0	-	V
			-	2.1	-	
			-	2.2	-	
			-	2.32	-	
			-	2.44	-	
			-	2.59	-	
			-	2.75	-	
			-	2.93	-	
			-	3.14	-	
			-	3.38	-	
			-	3.67	-	
			-	4.0	-	
-	4.4	-				

3.6 内部高速 RC 振荡器特性

表 3.6.1 内部高速 RC 振荡器特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
f _{HIRC}	内部高速振荡频率 (HIRC)	VDD=2.0~5.5V	-	16	-	MHz
-	频率-温度特性	VDD=5.0V, TA=0°C~+50°C	-1	-	+1	%
		VDD=5.0V, TA=-20°C~+70°C	-2	-	+2	
		VDD=5.0V, TA=-40°C~+105°C	-3	-	+3	

3.7 内部低速 RC 振荡器特性

表 3.7.1 内部低速 RC 振荡器特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
f _{LIRC}	内部低速振荡频率 (LIRC)	VDD=5.0V	-	32	-	kHz
-	频率-温度特性	VDD=5.0V, TA=-40~+105°C	-30	-	+30	%



3.8 ADC 电气特性

表 3.8.1 ADC 电气特性 (VDD=5V, TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
V _{AD}	ADC 工作电压	-	2.0	5.0	5.5	V
V _{AIN}	输入电压	-	0	-	V _{REF}	V
Z _{AIN}	输入阻抗	-	-	-	10	kΩ
T _{cycle}	ADC 时钟周期	-	125	-	-	ns
T _{AD}	ADC 转换周期	-	-	64	-	TAD
V _{REF1}	内部 2V 参考电压	VDD=5.0V, TA=-40~+105°C	-	2.0	-	V
V _{REF2}	内部 3V 参考电压	VDD=5.0V, TA=-40~+105°C	-	3.0	-	V
V _{REF3}	内部 4V 参考电压	VDD=5.0V, TA=-40~+105°C	-	4.0	-	V

3.9 OPA 电气特性

表 3.9.1 OPA 特性 (VDD=5V, TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
VDD	工作电压	-	2.0	-	5.5	V
V _{OS}	输入失调	-	-2	-	2	mV
V _{CM}	共模电压范围	CMRR>50dB	-	-	VDD-1.4	V
PSRR	电源抑制比	-	60	80	-	dB
CMRR	共模抑制比	-	60	80	-	dB
Loop-Gain	开环增益	-	-	80	-	dB
SR ⁺	正摆率	-	-	1.8	-	V/μs
SR ⁻	负摆率	-	-	1.8	-	V/μs
GBW	增益带宽	R _{LOAD} =1M, C _{LOAD} =100P	0.6	2	-	MHz
I _{DD}	静态电流	-	-	500	-	μA

3.10 LXT 电气特性

表 3.10.1 LXT 振荡特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
f _{LXT}	外部低速振荡频率 (LXT)	VDD=5.0V	-	32.768	-	kHz
C _L	匹配电容	VDD=5.0V	-	15	-	pF

3.11 AC 特性参数

表 3.11.1 AC 特性 (TA=25°C, 除非另有说明)

符号	参数名称	测试条件	最小	典型	最大	单位
t _{RESET}	外部复位最小脉宽	VDD=5V	10	-	-	μs
t _{INT}	外部中断最小脉宽	VDD=5V	10	-	-	μs

3.12 EEPROM 存储器参数

表 3.12.1 EEPROM 存储器特性

符号	参数名称	测试条件	最小	典型	最大	单位
T _{EEWR}	EE 写时间	VDD=5V, Ta=25°C。	-	5	10	ms
EP	EE 擦写次数	-	10K	-	-	E/W

注: “E/W” 表示擦/写次数



4 存储器

AiP8F3208 有两个独立的存储器空间，程序存储器和数据存储器，下图所示是存储器组织结构图。

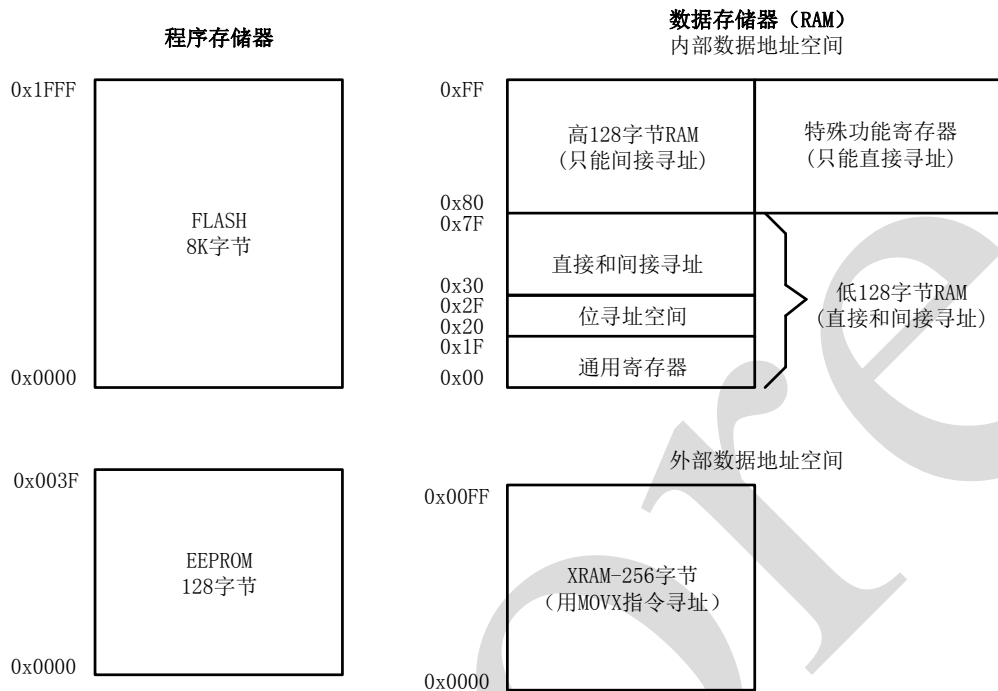


图 4.1 存储器组织图

4.1 IAP 寄存器列表

表 4.1.1 Flash 寄存器列表

名称	地址	描述	初值
FSCR	FCH	Flash 控制寄存器	00H
FSDR	FDH	Flash 数据寄存器	00H
FSALR	FEH	Flash 地址低位寄存器	00H
FSAHR	FFH	Flash 地址高位寄存器	00H
FSCR1	DEH	Flash 页保护寄存器	00H



4.2 IAP 寄存器说明

表 4.2.1FSCRFIash 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	LOWPOWER	INFO_EN	EE_EN	-	-	-	-	PROG
R/W	R/W1	R/W	R/W	-	-	-	-	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LOWPOWER	低功耗读取使能控制位 0: 无影响 1: 使能或除能低功耗读取模式 禁止在系统频率高于 500kHz 时, 设置该位为“1” 读取该位, 反映是否已处于低功耗读取模式 (0: 正常读取模式, 1: 低功耗读取模式)
6	INFO_EN	INFO 使能位 0: 除能 1: 使能 注: INFO 只支持读取操作
5	EE_EN	EEPROM 控制位 0: 除能 1: 使能
0	PROG	写操作控制位 (读取该位总是返回“0”) 0: 无影响 1: 使能 写操作结束后, 该位自动硬件清零

表 4.2.2FSDRFIash 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSDR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSDR	程序存储器数据位 7~0

表 4.2.3FSALRFIash 地址低位寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSALR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSALR	Flash 程序存储器地址 7~0



表 4.2.4 FSAHR Flash 地址高位寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSAHR							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FSAHR	Flash 程序存储器地址 15~8

表 4.2.5 FSCR1 Flash 页保护寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	FLASH_LEVEL					
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述	
5-0	FLASH_LEVEL	自编程页保护设置	
		FLASH_LEVEL	被保护页
		000000	无页保护
		000001	地址 0000H~07FFH 保护
		000010	地址 0000H~0BFFH 保护
		000011	地址 0000H~0FFFH 保护
		000100	地址 0000H~13FFH 保护
		000101	地址 0000H~17FFH 保护
		000110	地址 0000H~1BFFH 保护
000111	地址 0000H~1FFFH 保护		

4.3 程序存储器

程序存储器包含 8KB 的 FLASH，用来存放用户程序。该存储器可以在系统编程，且不需特别的编程电压。

4.3.1 Flash 编程

Flash 存储器一次只能写入四个字节。

用软件对 flash 字节编程的步骤如下：

- 1、配置 flash 写入地址寄存器 FSAHR/FSALR（目标地址）
- 2、配置 flash 写入数据寄存器 FSDR（目标地址对应的数据）
- 3、对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
- 4、使能写操作，NOP，NOP，NOP
- 5、对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

```
#include <intrins.h>
```

写操作 C 的 Demo 程序如下：

```
FSAHR = 0x2F; //设置目标地址高 8 位
```

```
FSALR = 0x00; //设置目标地址低 8 位
```



```
FSDR = 0x55; //写数据到 IAP 数据寄存器
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1; //关闭 FSCR 寄存器写保护
FSCR = 0x00; //选择 CODE 区域
FSCR |= 0x01; //使能写操作
_nop_(); //等待, 至少需要 3 个_nop_()
_nop_();
_nop_();
//重复以上步骤, 将地址 0x2F01、0x2F02、0x2F03 写入数据
//必须一次写入四个字节的数据, 起始地址必须为 0、4、8、C
KEYCODE = 0x00; //打开 FSCR 寄存器写保护
```

4.3.2 Flash 读取

Flash 存储器可以一次读一个字节, 读操作通过 MOV_C 指令实现。

读操作 C 的 Demo 程序如下:

```
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1; //关闭 FSCR 寄存器写保护
FSCR = 0x00; //选择 CODE 区域
iap_data = *((unsigned char code *) iap_addr); //读取对应地址的数据
KEYCODE = 0x00; //打开 FSCR 寄存器写保护
```

4.4 数据存储

AiP8F3208 的数据存储器空间中有 256 字节的内部 RAM, 位于地址 0x00 到 0xFF 的地址空间。数据存储器中的低 128 字节用于通用寄存器和临时存储器。可以用直接或间接寻址方式访问数据存储器中的低 128 字节。从 0x00 到 0x1F 为 4 个通用寄存器区, 每个区有 8 个 8 位寄存器。接下来的 16 字节, 从地址 0x20 到 0x2F, 既可以按字节寻址又可以作为 128 个位地址用直接位寻址方式访问。

数据存储器中的高 128 字节只能用间接寻址访问。该存储区与特殊功能寄存器 (SFR) 占据相同的地址空间, 但物理上与 SFR 空间是分开的。当寻址高于 0x7F 的地址时, 指令所用的寻址方式决定了 CPU 是访问数据存储器的高 128 字节还是访问 SFR。使用直接寻址方式的指令将访问 SFR 空间, 间接寻址高于 0x7F 地址的指令将访问数据存储器的高 128 字节。

4.4.1 通用寄存器

从地址 0x00 到 0x1F, 可以作为 4 个通用寄存器区访问。每个区有 8 个 8 位寄存器, 称为 R0-R7。在某一时刻只能选择一个寄存器区。程序状态字中的 RS0 (PSW.3) 和 RS1 (PSW.4) 位用于选择当前的寄存器区。这允许在进入子程序或中断服务程序时进行快速现场切换。间接寻址方式使用 R0 和 R1 作为间址寄存器。



4.4.2 位寻址空间

每个位有一个位地址，从 0x00 到 0x7F。位于地址 0x20 的数据字节的 BIT0 位地址为 0x00，位于 0x20 的数据字节的 BIT7 位地址为 0x07，位于 0x2F 的数据字节的 BIT7 位地址为 0x7F。由所用指令的类型来区分是位寻址还是字节寻址。

4.4.3 堆栈

程序的堆栈可以位于 256 字节数据存储器中的任何位置。堆栈区域用堆栈指针（SP，0x81）指定。SP 指向最后使用的位置。下一个压入堆栈的数据将被存放在 SP+1，然后 SP 加 1。

复位后堆栈指针被初始化为地址 0x07，因此第一个被压入堆栈的数据将被存放在地址 0x08，这也是寄存器区 1 的第一个寄存器（R0）。如果使用不止一个寄存器区，SP 应被初始化为数据存储器中不用于数据存储的位置。堆栈深度最大可达 256 字节。

4.4.4 特殊功能寄存器

从地址 0x80 到 0xFF，采用直接寻址存储器空间为特殊功能寄存器（SFR）。通过操作 SFR 对 AiP8F3208 系统和外设的控制及数据交换。用直接寻址方式访问 0x80~0xFF 的存储器空间将访问特殊功能寄存器（SFR），地址以 0x0 或 0x8 结尾的 SFR（例如 ACC、IEN0、IEN1、PSW 等）既可以按字节寻址也可以按位寻址，所有其它 SFR 只能按字节寻址。FSCR 寄存器有 KEYCODE 设计，出于软件安全的考虑，在将数据写入该 SFR 之前，必须先按顺序正确地将 KEYCODE 数值写入到 KEYCODE 寄存器中。SFR 空间中未使用的地址保留，访问这些地址会产生不确定的结果，应予避免。

下表列出了 AiP8F3208 系统控制器中的全部 SFR，有关每个寄存器的详细说明请参见各章节寄存器说明。

表 4.4.1 特殊功能寄存器地址映射表

高 5 位地址	低 3 位地址							
	0H	1H	2H	3H	4H	5H	6H	7H
F8H	IP1	-	-	-	FSCR ^{注2}	FSDR	FSALR	FSAHR
F0H	B	ADT	-	-	SYSCR ^{注1}	CKCR ^{注1}	OSCCR1	OSCTS
E8H	RSTFR	-	-	-	-	-	OPAFR	OPACR
E0H	ACC	-	-	-	-	-	-	-
D8H	LVRCR	-	-	-	-	-	FSCR1	KEYCODE
D0H	-	-	-	-	-	-	-	-
C8H	OSCCR	UART2CR1	UART2CR2	UART2CR3	UART2DR	UART2SR	UART2BRR1	UART2BRR2
C0H	EIFLAG0	-	-	-	-	-	-	-



B8H	IP0	-	-	-	-	-	-	-
B0H	-	T2CR1	T2CR2	T2DR1L	T2DR1H	T2DR2L	T2DR2H	EIFLAG1
A8H	IE0	IE1	IE2	ADCCRL	ADCCRH	ADCDSL	ADCDRH	P5IO
A0H	-	T1CR1	T1CR2	T1DR1L	-	-	-	P4IO
98H	P5	T0CR1	T0CR2	T0DR1L	-	-	-	-
90H	P1	DPS	WDTCR	-	-	P0IO	P1IO	-
88H	P4	CKCON	WDTDR/ WDTCNT	-	EIFLAG2	-	FRECR	FRECNT
80H	P0	SP	DPL	DPH	DPL1	DPH1	LVICR	PCON

注:

- 1、需预先写入 KEYCODE 解锁写保护: 0x3C、0x02、0xA0, 写结束后写入 0x00 打开写保护
- 2、需预先写入 KEYCODE 解锁写保护: 0x3C、0x02、0xA1, 写结束后写入 0x00 打开写保护

4.4.5 系统控制寄存器

下面对与 AiP8F3208 系统控制器操作有关的 SFR 加以说明。保留位不应被置为逻辑“1”。将来的产品版本可能会使用这些位实现新功能, 在这种情况下各位的复位值将是逻辑“0”以选择缺省状态。有关其它 SFR 的详细说明见本数据表中与它们对应的系统功能相关的章节。

表 4.4.2ACC 累加器

Bit	7	6	5	4	3	2	1	0
Name	ACC							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.3B

Bit	7	6	5	4	3	2	1	0
Name	B							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.4SP 堆栈指针

Bit	7	6	5	4	3	2	1	0
Name	SP							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	1	1	1



表 4.4.5DPL 数据指针寄存器 L

Bit	7	6	5	4	3	2	1	0
Name	DPL							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.6DPH 数据指针寄存器 H

Bit	7	6	5	4	3	2	1	0
Name	DPH							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.7DPL1 数据指针寄存器 Low1

Bit	7	6	5	4	3	2	1	0
Name	DPL1							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.8DPH1 数据指针寄存器 High1

Bit	7	6	5	4	3	2	1	0
Name	DPH1							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 4.4.9PSW 程序状态寄存器

Bit	7	6	5	4	3	2	1	0
Name	CY	AC	F0	RS1	RS0	OV	F1	P
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																				
7	CY	进位标志																				
6	AC	辅助进位标志																				
5	F0	通用用户可定义标志																				
4-3	RS[1:0]	寄存器组选择位																				
		<table border="1"> <thead> <tr> <th>RS1</th> <th>RS0</th> <th>寄存器</th> <th>地址</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>00H-07H</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>08H-0FH</td> </tr> <tr> <td>1</td> <td>0</td> <td>2</td> <td>10H-17H</td> </tr> <tr> <td>1</td> <td>1</td> <td>3</td> <td>18H-1FH</td> </tr> </tbody> </table>	RS1	RS0	寄存器	地址	0	0	0	00H-07H	0	1	1	08H-0FH	1	0	2	10H-17H	1	1	3	18H-1FH
		RS1	RS0	寄存器	地址																	
		0	0	0	00H-07H																	
		0	1	1	08H-0FH																	
1	0	2	10H-17H																			
1	1	3	18H-1FH																			
溢出标志																						
该位在下列情况下被置 1:																						
2	OV	<ul style="list-style-type: none"> ● ADD、ADDC 或 SUBB 指令引起符号位变化溢出。 ● MUL 指令引起溢出（结果大于 255）。 ● DIV 指令的除数为 0。 																				
		ADD、ADDC、SUBB、MUL 和 DIV 指令的其它情况使该位清零。																				



1	F1	用户可定义标志
0	P	奇偶标志。每个指令周期通过硬件设置/清除来表示累加器中 1 的数量的奇偶

表 4.4.10DPS

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	-	-	DPSSSEL
R/W	-	-	-	-	-	-	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
0	DPSSSEL	0: DPTR 1: DPTR1

4.4.6 扩展地址寄存器

XRAM 中从 40E0H 到 41FFH 的存储器空间为扩展地址寄存器。扩展地址寄存器作为 SFR 功能的补充，提供对 AiP8F3208 的资源和外设的控制及与这些资源和外设之间的数据交换。

有关每个寄存器的详细说明请参见各章节寄存器说明。

表 4.4.11 扩展地址区特殊功能寄存器 (SFR) 存储器映像

地址	寄存器	地址	寄存器
40E1H	P0PU	4159H	COMCR
40E2H	P1PU	415AH	LCMCR0
40E3H	P2PU	415BH	LCMCR1
40E5H	P4PU	415CH	LCMCR2
40E6H	P5PU	415DH	LCDCR
4118H	EIPOL0	41E2H	T5PWMOE
4119H	EIPOL1	41E3H	T5DCR1
411AH	EINT4SEL	41E4H	T5DCR2
411BH	EINT5SEL	41E6H	T5DR0L
4130H	TKCR	41E7H	T5DR0H
4131H	TKCHSEL	41E9H	T5DR1L
4132H	TKOSCCR	41EAH	T5DR1H
4133H	CTCCR	41EBH	T5DR2L
4134H	TKINT	41ECH	T5DR2H
4135H	TKTMRL	41EDH	T5DR3L
4136H	TKTMRH	41EEH	T5DR3H
4137H	TKDRL	41EFH	T5CR1
4138H	TKDRH	41F1H	T5DR4L
4139H	TMRPLDL	41F2H	T5DR4H
413AH	TMRPLDH	41F3H	T5DR5L
4141H	BIGDRIVE	41F4H	T5DR5H
4150H	ADAN0	41F5H	T5DR6L
4151H	ADAN1	41F6H	T5DR6H



4154H	ADAN4	41F7H	T5CR2
-------	-------	-------	-------

4.5 EEPROM

AiP8F3208 内部有 EEPROM 存储器, 可操作地址为 0x0000~0x007F。可以通过软件使用指令对 EEPROM 存储器进行在系统编程, 每次一个字节。

4.5.1 EEPROM 写入

EEPROM 区一次只能写入一个字节。

用软件对 EEPROM 字节编程的步骤如下:

- 1、配置 EEPROM 写入地址寄存器 FSAHR/FSALR (目标地址 0000H~007FH)
- 2、配置 EEPROM 写入数据寄存器 FSADR (目标地址对应的数据)
- 3、对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
- 4、使能写操作, NOP, NOP, NOP
- 5、对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

EEPROM 写操作 C 的 Demo 程序如下:

```
FSAHR = 0x00; //高位地址设置为 0
FSALR = ee_addr; //设置目标地址
FSADR = ee_data; //写数据到 IAP 数据寄存器
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1; //关闭 FSCR 寄存器写保护
FSCR = 0x20; //选择 EEPROM 区域
FSCR |= 0x01; //使能写操作
_nop_(); //等待, 至少需要 3 个_nop_()
_nop_();
_nop_();
FSCR = 0x00; //返回 CODE 区域
KEYCODE = 0x00; //打开 FSCR 寄存器写保护
```

4.5.2 EEPROM 读取

EEPROM 存储器可以一次读一个字节, 读操作通过 MOVC 指令实现。

用软件对读取 EEPROM 的步骤如下:

- 1、配置 EEPROM 写入地址寄存器 FSAHR/FSALR (目标地址 0000H~007FH)
- 2、对 KEYCODE 寄存器依次写入 0x3C、0x02、0xA1 关闭 FSCR 寄存器写保护
- 3、使能读操作
- 4、对 KEYCODE 寄存器写入 0x00 打开 FSCR 寄存器写保护

EEPROM 读操作 C 的 Demo 程序如下:

```
KEYCODE = 0x3C;
KEYCODE = 0x02;
KEYCODE = 0xA1; //关闭 FSCR 寄存器写保护
```



```

FSCR = 0x20;           //选择 EEPROM 区域
ee_data = * ((unsigned char code *) ee_addr); //读取 EEPROM 对应地址的数据
FSCR = 0x00;           //返回 CODE 区域, 防止 MOVC 操作到 EEPROM 区域
KEYCODE = 0x00;       //打开 FSCR 寄存器写保护
    
```

5 时钟

5.1 特性

时钟发生器为内核和外围设备提供时钟, 包括晶体振荡器 HXT/LXT 和内部 HIRC/LIRC 振荡器。主时钟默认为 HIRC4 分频。

- 内部高速振荡 HIRC (16MHz)
- 内部低速振荡 LIRC (32kHz)
- 外部高速晶振 HXT (4~12MHz)
- 外部低速晶振 LXT (32.768kHz)

5.2 功能框图

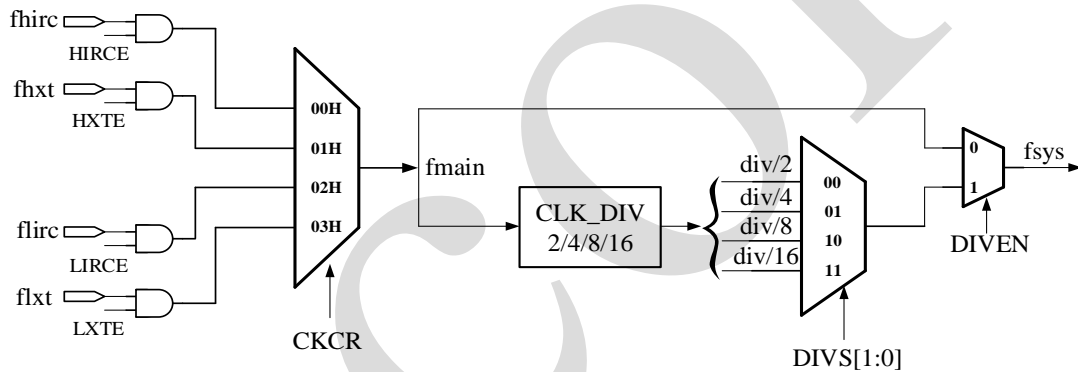


图 5.2.1 时钟功能框图

5.3 寄存器列表

表 5.3.1 时钟寄存器列表

名称	地址	描述	初值
OSCCR	C8H	振荡时钟控制寄存器	15H
CKCON	89H	时钟控制寄存器	01H
OSCCR1	F6H	晶振控制寄存器	08H
OSCTS	F7H	外部晶振稳定检测时间控制寄存器	FFH
CKCR	F5H	系统时钟控制寄存器	10H



5.4 寄存器说明

表 5.4.1 OSCCR 振荡时钟控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	LXTE	LIRCE	HXTE	HIRCE	-	DIVEN	DIVS1	DIVS0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	1	0	1	0	1

位	字段	描述
7	LXTE	LXT 时钟使能 0: LXT 时钟使能关闭 1: LXT 时钟使能打开
6	LIRCE	LIRC 时钟使能 0: LIRC 时钟使能关闭 1: LIRC 时钟使能打开
5	HXTE	HXT 时钟使能 0: HXT 时钟使能关闭 1: HXT 时钟使能打开
4	HIRCE	HIRC 时钟使能 0: HIRC 时钟使能关闭 1: HIRC 时钟使能打开 (默认)
2	DIVEN	系统时钟分频使能 0: 除能 1: 使能 (默认)
1-0	DIVS[1:0]	系统时钟分频选择 00: 2 分频 01: 4 分频 (默认) 10: 8 分频 11: 16 分频

注: 在使能晶体振荡前 (LXTE = 1 或 HXTE = 1) 前, 需先使能 OSCCR1 的位 7。

表 5.4.2 CKCON 时钟控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	CPUSC2	CPUSC1	CPUSC0	-	-	-	-
R/W	-	R/W	R/W	R/W	-	-	-	-
POR	0	0	0	0	0	0	0	1

位	字段	描述
6-4	CPUSC[2:0]	CPU 运行周期 000: 1T F _{sys} = 16MHz 时, 禁止设置 001: 2TF _{sys} = 16MHz 时, 需要设置为 2T 及以上的运行周期 010: 3T 111: 8T
2-0	-	固定写入 001



表 5.4.3 OSCCR1 晶振控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAD_SE L	-	-	-	LXT_QK UP_EH	-	LXT_ST BF	HXT_ST BF
R/W	R/W	-	-	-	R/W	-	R/W	R/W
POR	0	0	0	0	1	0	0	0

位	字段	描述
7	PAD_SEL	外部振荡端口复用使能控制位 0: 禁止复用 1: 外部振荡端口复用
3	LXT_QKUP_EH	LXT 快速起振使能位, 起振后约 2s 可选进入低功耗模式 0: 除能 1: 使能
1	LXT_STBF	LXT 振荡稳定标志位 0: LXT 振荡稳定计数器未计数至 OSCTS 设定值 1: LXT 振荡稳定计数器计数至 OSCTS 设定值
0	HXT_STBF	HXT 振荡稳定标志位 0: HXT 振荡稳定计数器未计数至 OSCTS 设定值 1: HXT 振荡稳定计数器计数至 OSCTS 设定值

注: PAD_SEL 设置为 1 时, P50/P51 可作为高振端口或低振端口。

表 5.4.4 OSCTS 外部晶振稳定检测时间控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	OSCTS7	OSCTS6	OSCTS5	OSCTS4	OSCTS3	OSCTS2	OSCTS1	OSCTS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	OSCTS[7:0]	OSCTS 振荡稳定时间选择 0000: $2^8/f_{sys}$ 0001: $2^9/f_{sys}$ 0010: $2^{10}/f_{sys}$ 0011: $2^{11}/f_{sys}$ 0100: $2^{12}/f_{sys}$ 0101: $2^{13}/f_{sys}$ 0110: $2^{14}/f_{sys}$ 1011: $2^{15}/f_{sys}$ 1000: $2^{16}/f_{sys}$ 1001: $2^{17}/f_{sys}$ 1010: $2^{18}/f_{sys}$ 其他: $2^{18}/f_{sys}$



表 5.4.5 CKCR 系统时钟控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	CKCR7	CKCR6	CKCR5	CKCR4	CKCR3	CKCR2	CKCR1	CKCR0
	LXTF	LIRCF	HXTF	HIRCF				
R/W	W	W	W	W	W	W	W	W
	R	R	R	R				
POR	0	0	0	1	0	0	0	0

位	字段	描述
7	LXTF	LXT 作为系统时钟标志位 1: LXT 为系统时钟源
6	LIRCF	LIRC 作为系统时钟标志位 1: LIRC 为系统时钟源
5	HXTF	HXT 作为系统时钟标志位 1: HXT 为系统时钟源
4	HIRCF	HIRC 作为系统时钟标志位 1: HIRC 为系统时钟源
7-0	CKCR[7:0]	00H: 选择 HIRC 振荡器为系统时钟源 01H: 选择 HXT 振荡器为系统时钟源 02H: 选择 LIRC 振荡器为系统时钟源 03H: 选择 LXT 振荡器为系统时钟源

注:

上电复位后, HIRC 为系统默认的时钟源。当不同的时钟源切换时, 必须在程序继续执行前提供一个振荡器稳定时延。

6 复位

6.1 特性

电路的复位源有以下几种类型:

- POR 上电复位
- 看门狗溢出复位
- LVR 复位
- 外部端口复位 (P52)
- 软件复位 (对 KEYCODE 寄存器依次写入 0xA5、0xF1)

上述复位除 POR 复位为一直有效, 看门狗复位、LVR 复位、软件复位需通过程序设置, 外部端口复位 (P52) 需通过配置字设置。

6.2 寄存器列表

表 6.2.1 复位寄存器列表

名称	地址	描述	初值
RSTFR	E8H	复位标志位寄存器	80H
LVRCCR	D8H	低压复位控制寄存器	80H



6.3 寄存器说明

表 6.3.1RSTFR 复位标志位寄存器

Bit	7	6	5	4	3	2	1	0
Name	PORF	EXTF	WDTF	LVRF	SWRF	-	-	-
R/W	R/W0	R/W0	R/W0	R/W0	R/W0	-	-	-
POR	1	0	0	0	0	0	0	0

位	字段	描述
7	PORF	上电复位标志位；软件写“0”清零，写“1”无影响 0：上电复位标志无效 1：上电复位标志有效
6	EXTF	外部复位标志位；软件写“0”清零，写“1”无影响 0：外部复位标志无效 1：外部复位标志有效
5	WDTF	看门狗复位标志位；软件写“0”清零，写“1”无影响 0：看门狗复位标志无效 1：看门狗复位标志有效
4	LVRF	低压复位标志位；软件写“0”清零，写“1”无影响 0：低压复位标志无效 1：低压复位标志有效
3	SWRF	软件复位标志位；软件写“0”清零，写“1”无影响 0：软件复位标志无效 1：软件复位标志有效

注：

- 1、上电复位发生时，只有 PORF 置 1，其他标志位都清零
- 2、除 POR 之外的复位发生时，相应的标志位置 1，其他标志位保持先前值。

表 6.3.2LVRCCR 低压复位控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVREN	-	-	-	-	-	LVRSEL[1:0]	
R/W	R/W	-	-	-	-	-	R/W	R/W
POR	1	0	0	0	0	0	0	0

位	字段	描述
7	LVREN	LVR 使能位 0：除能 1：使能（默认）
1-0	LVRSEL[1:0]	LVR 电压选择位 00：1.9V（默认） 01：2.44V 10：3.2V 11：4.2V



7 工作模式

7.1 特性

- 普通模式: 所有模块均可运行。
- 低速模式: 系统时钟选择低速时钟。
- 空闲模式: 内核停止工作, 外设可正常运行。
- 停止模式: 所有模块停止运行。

表 7.1.1 工作模式说明表

外围	IDLE	STOP
内核	停止运行	停止运行
RAM	保持	保持
WDT	继续工作	运行时钟非系统时钟时可继续工作; 否则停止
定时器 0~2	继续工作	停止
定时器 5	继续工作	停止
ADC	继续工作	停止
内部高速振荡 HIRC	继续运行	作为系统时钟时自动停止
内部低速振荡 LIRC	继续运行	作为系统时钟自动时停止
端口 P0/P1/P4/P5	保持	保持
退出模式	复位、所有中断	复位/外部中断 0~5/ UART2 数据输入端口低电平

7.2 寄存器列表

表 7.2.1 工作模式寄存器列表

名称	地址	描述	初值
SYSCR	F4H	系统控制寄存器	00H
PCON	87H	工作模式控制寄存器	00H

7.3 寄存器说明

表 7.3.1 SYSCR 系统控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	FWKTIME[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-0	FWKTIME3-0	唤醒时间选择位 0000: 唤醒时间=主时钟周期×2 0001: 唤醒时间=主时钟周期×4 0010: 唤醒时间=主时钟周期×8 0011: 唤醒时间=主时钟周期×16 0100: 唤醒时间=主时钟周期×32 0101: 唤醒时间=主时钟周期×64



	<p>0110: 唤醒时间=主时钟周期×128 0111: 唤醒时间=主时钟周期×256 1000: 唤醒时间=主时钟周期×512 1001: 唤醒时间=主时钟周期×1024 1010: 唤醒时间=主时钟周期×2048 1011: 唤醒时间=主时钟周期×4096 1100: 唤醒时间=主时钟周期×8192 1101: 唤醒时间=主时钟周期×16384 1110: 唤醒时间=主时钟周期×32768 1111: 唤醒时间=主时钟周期×65536 从接收到有效唤醒信号到系统开始正常工作总的唤醒时间= (128+SYSCTRL) × 主时钟周期</p>
--	---

注:

唤醒时间只在 STOP 模式下有效, IDLE 模式无唤醒时间, STOP 模式下唤醒源包括复位唤醒、UART 引脚唤醒、外部中断唤醒。

表 7.3.2PCON 工作模式控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	-	STOP	IDLE
R/W	-	-	-	-	-	-	W	W
POR	0	0	0	0	0	0	0	0

位	字段	描述
1	STOP	STOP 模式控制位 0: STOP 模式关闭 1: STOP 模式使能
0	IDLE	IDLE 模式控制位 0: IDLE 模式关闭 1: IDLE 模式使能

C 语言例程

Example:

```
#include <intrins.h>
```

```
PCON = 0x01 or 0x02;           配置 MCU 进入 IDLE 模式 or STOP 模式
_nop_();                       至少 3 个_nop_()
_nop_();
_nop_();
```



8 中断

8.1 特性

AiP8F3208 有 14 个中断源, 每个中断源有 4 个优先等级。每个中断源在 SFR 中有一个中断标志。当一个外设满足有效的中断条件时, 相应的中断标志被置为逻辑“1”。

如果一个中断源被允许, 则在中断标志被置位时将产生一个中断。一旦当前指令执行完, 内核产生一个 LCALL 到预定地址, 开始执行中断服务程序 (ISR)。每个 ISR 必须以 RETI 指令结束, 使程序回到中断前执行的那条指令的下一条指令。如果中断未被允许, 中断标志将被硬件忽略, 程序继续正常执行。中断标志置“1”与否不受中断允许/禁止状态的影响。

每个中断源都可以用一个 SFR (IEN0-IEN2) 中的相关中断允许位来允许或禁止, 但是必须首先将 EA 位 (IE0.7) 置“1”, 以保证每个单独的中断允许位有效。不管每个中断允许位的设置如何, EA 位清“0”将禁止所有中断。

某些中断标志在内核进入 ISR 时被自动清除, 但大多数中断标志不是由硬件清除的, 必须在 ISR 返回前用软件清除。如果一个中断标志在内核执行完中断返回 (RETI) 指令后仍然保持置位状态, 则会立即产生一个新的中断请求, 内核将在执行完下一条指令后再次进入该 ISR。

8.2 中断操作

如果中断标志被允许, 系统将产生一个中断请求, 内核将转向与该中断标志对应的 ISR 地址。

8.3 中断优先级

每组中断都可以被独立地编程为四个优先级中的一个。每组中断可以通过中断优先级寄存器配置为 4 个中断优先级。Level3 优先级最高, Level0 优先级最低。复位后 IP0 和 IP1 被清除为“00H”。一个低优先级的中断服务程序可以被高优先级的中断所中断, 但高优先级的中断不能被中断。每个中断组在 SFR (IP0、IP1) 中都有一个配置其优先级的中断优先级设置位, 缺省值为最低优先级。如果两个中断同时发生, 具有高优先级的中断先得到服务。如果这两个中断的优先级相同, 则由固定的优先级顺序决定哪一个中断先得到服务。



表 8.3.1 中断一览表

中断源	向量地址	向量号	中断标志	位寻址	标志位清除	中断允许	优先级控制
复位	0000H	N/A	N/A	N/A	N/A	始终允许	总是最高
外部中断 0	0003H	0	IEX0 (EIFLAG0.0)	N	Software (cleared by 0)	INT0E (IE0.0)	IP1.0 IP0.0
外部中断 1	000BH	1	IEX1 (EIFLAG0.1)	N	Software (cleared by 0)	INT1E (IE0.1)	IP1.1 IP0.1
-	0013H	2	-	-	-	-	-
外部中断 3	001BH	3	IEX3 (EIFLAG0.3)	N	Software (cleared by 0)	INT3E (IE0.3)	IP1.3 IP0.3
外部中断 4	0023H	4	IF4x	N	Software (cleared by 0)	INT4E (IE0.4)	IP1.4 IP0.4
外部中断 5	002BH	5	IF5x	N	Software (cleared by 0)	INT5E (IE0.5)	IP1.5 IP0.5
-	0033H	6	-	-	-	-	-
LVD 中断	003BH	7	LVDF (LVICR.4)	N	Software (cleared by 0)	INT7E (IE1.1)	IP1.1 IP0.1
-	0043H	8	-	-	-	-	-
UART2 中断	004BH	9	TXE(UART2SR.7) TC(UART2SR.6) RXNE(UART2SR.5) WAKE(UART2SR.4)	N	Software (cleared by 0)	INT9E (IE1.3)	IP1.3 IP0.3
TK 中断	0053H	10	TOUCHF(TKINT.6) TKTMROVF(TKINT.3)	N	Software (cleared by 0)	INT10E (IE1.4)	IP1.4 IP0.4
定时器 0 中断	005BH	11	T0CF(T0CR1.2)	N	Software (cleared by 0)	INT11E (IE1.5)	IP1.5 IP0.5
定时器 1 中断	0063H	12	T1CF(T1CR1.2)	N	Software (cleared by 0)	INT12E (IE1.6)	IP1.0 IP0.0
定时器 2 中断	006BH	13	T2CF(T2CR1.2) T2OK(T2CR1.1)	N	Software (cleared by 0)	INT13E (IE1.7)	IP1.1 IP0.1
定时器 5 中断	0073H	14	T5CF(T5CR1.2)	N	Software (cleared by 0)	INT14E (IE2.0)	IP1.2 IP0.2
ADC 中断	007BH	15	ADCIFR(ADCCRH.7)	N	Software (cleared by 0)	INT15E (IE2.1)	IP1.3 IP0.3
WDT 中断	0083H	16	WDTF(WTCR.0)	N	Software (cleared by 0)	INT16E (IE2.2)	IP1.4 IP0.4

表 8.3.2 中断组优先级

优先组	Highest2	→	Lowest2	
0	外部中断 0	-	定时器 1 中断	Highest1
1	外部中断 1	LVD 中断	定时器 2 中断	↓
2	-	-	定时器 5 中断	
3	外部中断 3	UART2 中断	ADC 中断	
4	外部中断 4	TK 中断	WDT 中断	
5	外部中断 5	定时器 0 中断	-	



表 8.3.3 中断优先级说明

位	组		
IP1.0, IP0.0	外部中断 0	-	定时器 1 中断
IP1.1, IP0.1	外部中断 1	LVD 中断	定时器 2 中断
IP1.2, IP0.2	-	-	定时器 5 中断
IP1.3, IP0.3	外部中断 3	UART2 中断	ADC 中断
IP1.4, IP0.4	外部中断 4	TK 中断	WDT 中断
IP1.5, IP0.5	外部中断 5	定时器 0 中断	-

8.4 寄存器列表

表 8.4.1 中断寄存器列表

名称	地址	描述	初值
IP0	B8H	中断优先级控制寄存器 0	00H
IP1	F8H	中断优先级控制寄存器 1	00H
IE0	A8H	中断使能寄存器 0	00H
IE1	A9H	中断使能寄存器 1	00H
IE2	AAH	中断使能寄存器 2	00H
EIFLAG0	C0H	外部中断标志 0 寄存器	00H
EIFLAG1	B7H	外部中断标志 4 寄存器	00H
EIFLAG2	8CH	外部中断标志 5 寄存器	00H
EIPOL0	4118H	外部中断触发控制寄存器 0	00H
EIPOL1	4119H	外部中断触发控制寄存器 1	00H
EINT4SEL	411AH	外部中断 4 输入端口选择寄存器	00H
EINT5SEL	411BH	外部中断 5 输入端口选择寄存器	00H

8.5 寄存器说明

表 8.5.1 IP0 中断优先级控制寄存器 0

Bit	7	6	5	4	3	2	1	0
Name	-	-	IP0.5	IP0.4	IP0.3	IP0.2	IP0.1	IP0.0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

表 8.5.2 IP1 中断优先级控制寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	-	-	IP1.5	IP1.4	IP1.3	IP1.2	IP1.1	IP1.0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述		
5-0	IP1[5:0]	IP1.x	IP0.x	说明
		0	0	Level0 (lowest)
		0	1	Level1
		1	0	Level2
		1	1	Level3 (highest)



表 8.5.3IE0 中断使能寄存器 0

Bit	7	6	5	4	3	2	1	0
Name	EA	-	INT5E	INT4E	INT3E	-	INT1E	INT0E
R/W	R/W	-	R/W	R/W	R/W	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	EA	打开或关闭所有中断 0: 禁止 1: 打开
5	INT5E	外部中断 5 使能控制 0: 除能 1: 使能
4	INT4E	外部中断 4 使能控制 0: 除能 1: 使能
3	INT3E	外部中断 3 使能控制 0: 除能 1: 使能
1	INT1E	外部中断 1 使能控制 0: 除能 1: 使能
0	INT0E	外部中断 0 使能控制 0: 除能 1: 使能

表 8.5.4IE1 中断使能寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	INT13E	INT12E	INT11E	INT10E	INT9E	-	INT7E	-
R/W	R/W	R/W	R/W	R/W	R/W	-	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	INT13E	定时器 T2 中断使能控制 0: 除能 1: 使能
6	INT12E	定时器 T1 中断使能控制 0: 除能 1: 使能
5	INT11E	定时器 T0 中断使能控制 0: 除能 1: 使能
4	INT10E	触摸中断使能控制 0: 除能



		1: 使能
3	INT9E	UART2 中断使能控制 0: 除能 1: 使能
1	INT7E	LVD 中断使能控制 0: 除能 1: 使能

表 8.5.5IE2 中断使能寄存器 2

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	INT16E	INT15E	INT14E
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2	INT16E	WDT 中断使能控制 0: 除能 1: 使能
1	INT15E	ADC 中断使能控制 0: 除能 1: 使能
0	INT14E	TMR5 中断使能控制 0: 除能 1: 使能

表 8.5.6EIFLAG0 外部中断标志 0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	IEX3	-	IEX1	IEX0
R/W	-	-	-	-	R/W0	-	R/W0	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
3	IEX3	外部中断 3 中断标志位, 软件写“0”清零 0: 无中断请求 1: 中断请求
1	IEX1	外部中断 1 中断标志位, 软件写“0”清零 0: 无中断请求 1: 中断请求
0	IEX0	外部中断 0 中断标志位, 软件写“0”清零 0: 无中断请求 1: 中断请求



表 8.5.7EIFLAG1 外部中断标志 4 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IF47	IF46	IF45	-	-	-	IF41	IF40
R/W	R/W0	R/W0	R/W0	-	-	-	R/W0	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IF4[7:0]	外部中断 4 标志位 (x=7、6、5、1、0)，软件写“0”清零 0: 无中断请求 1: 中断请求

表 8.5.8EIFLAG2 外部中断标志 5 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	IF55	IF54	-	-	-	-
R/W	-	-	R/W0	R/W0	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
5-4	IF5[5:4]	外部中断 5 标志位 (x=4~5)，软件写“0”清零 0: 无中断请求 1: 中断请求

表 8.5.9EIPOL0 外部中断触发控制寄存器 0

Bit	7	6	5	4	3	2	1	0
Name	EIPOL03		-	-	EIPOL01		EIPOL00	
R/W	R/W	R/W	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6	EIPOL03	外部中断 3 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
3-2	EIPOL01	外部中断 1 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
1-0	EIPOL00	外部中断 0 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发



表 8.5.10EIPOL1 外部中断触发控制寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	EIPOL05		EIPOL04	
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-2	EIPOL05	外部中断 5 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发
1-0	EIPOL04	外部中断 4 边沿选择位 00: 任何边沿不产生中断 01: 上升沿触发 10: 下降沿触发 11: 双边沿触发

注: 外部中断 4、5 各中断源采用同一触发方式。

表 8.5.11EINT4SEL 外部中断 4 输入端口选择寄存器

Bit	7	6	5	4	3	2	1	0
Name	EINT4SE L7	EINT4SE L6	EINT4SE L5	-	-	-	EINT4SE L1	EINT4SE L0
R/W	R/W	R/W	R/W	-	-	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	EINT4SEL[7:0]	外部中断 4 通道选择位 (n=0~1, 5~7) 0: 除能 1: 使能

表 8.5.12EINT5SEL 外部中断 5 输入端口选择寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	EINT5SE L5	EINT5SE L4	-	-	-	-
R/W	-	-	R/W	R/W	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	EINT5SEL5	外部中断 5 通道 5 选择位 0: 除能 1: 使能
4	EINT5SEL4	外部中断 5 通道 4 选择位 0: 除能 1: 使能



9 通用端口 I/O

9.1 特性

AiP8F3208 有 4 组 I/O 口 (P0、P1、P4、P5)。通过软件设置可以把每个口配置为 I/O 口、内部上拉或漏极开路以匹配不同的系统结构和设计要求。

向端口写入时,数据被锁存到端口数据寄存器中,以保持引脚上的输出数据值不变。读端口数据寄存器总是返回端口输入引脚的逻辑状态,端口寄存器总是读其对应的端口 I/O 引脚)。但在对端口 SFR 执行下面的读-修改-写指令 (ANL、ORL、XRL、JBC、CPL、INC、DEC、DJNZ) 和对端口 SFR 中的某一位执行 MOV、CLR、SETB 期间例外。这些指令读端口寄存器 (而不是引脚) 的值,修改后再写回端口 SFR。

9.2 寄存器列表

表 9.2.1 端口寄存器列表

名称	地址	描述	初值
P0	80H	P0 数据寄存器	FFH
P1	90H	P1 数据寄存器	FFH
P4	88H	P4 数据寄存器	FFH
P5	98H	P5 数据寄存器	FFH
P0IO	95H	P0 方向寄存器	00H
P1IO	96H	P1 方向寄存器	00H
P4IO	A7H	P4 方向寄存器	00H
P5IO	AFH	P5 方向寄存器	00H
P0PU	40E1H	P0 上拉寄存器	00H
P1PU	40E2H	P1 上拉寄存器	00H
P4PU	40E5H	P4 上拉寄存器	00H
P5PU	40E6H	P5 上拉寄存器	00H
ADAN0	4150H	AD 模拟输入端口使能控制寄存器 0	00H
ADAN1	4151H	AD 模拟输入端口使能控制寄存器 1	00H
ADAN4	4154H	AD 模拟输入端口使能控制寄存器 4	00H
LCMCR0	415AH	端口控制寄存器 0	00H
LCMCR1	415BH	端口控制寄存器 1	00H
LCMCR2	415CH	端口控制寄存器 2	00H
BIGDRIVE	4141H	端口大驱动控制寄存器	00H

9.3 寄存器说明

表 9.3.1 P0P0 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07	-	-	P04	P03	P02	P01	P00
R/W	R/W	-	-	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用,数据可以写入到 P0 的相应位。如果设置为输入口,读取 P0 寄存器返回 P0 端口实际电平。



表 9.3.2P1P1 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	P12	P11	P10
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P1 的相应位。如果设置为输入口，读取 P1 寄存器返回 P1 端口实际电平。

表 9.3.3P4P4 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	P45	P44	P43	-	P41	P40
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P4 的相应位。如果设置为输入口，读取 P4 寄存器返回 P4 端口实际电平。

表 9.3.4P5P5 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	P53	P52	P51	P50
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

数据寄存器是双向 I/O 口。如果作为输出口使用，数据可以写入到 P5 的相应位。如果设置为输入口，读取 P5 寄存器返回 P5 端口实际电平。

表 9.3.5P0IOP0 方向寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07IO	-	-	P04IO	P03IO	P02IO	P01IO	P00IO
R/W	R/W	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P0[7:0]IO	P0 口 I/O 方向 0: 输入 1: 输出

表 9.3.6P1IOP1 方向寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	P12IO	P11IO	P10IO
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2-0	P1[2:0]IO	P1 口 I/O 方向 0: 输入 1: 输出



表 9.3.7P4IOP4 方向寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	P45IO	P44IO	P43IO	-	P41IO	P40IO
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5-0	P4[5:0]IO	P4 口 I/O 方向 0: 输入 1: 输出

表 9.3.8P5IOP5 方向寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	P53IO	P52IO	P51IO	P50IO
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-0	P5[3:0]IO	P5 口 I/O 方向 0: 输入 1: 输出

表 9.3.9P0PUP0 上拉寄存器

Bit	7	6	5	4	3	2	1	0
Name	P07PU	-	-	P04PU	P03PU	P02PU	P01PU	P00PU
R/W	R/W	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	P0[7:0]PU	P0 口上拉电阻使能 0: 除能 1: 使能

表 9.3.10P1PUP1 上拉寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	P12PU	P11PU	P10PU
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2-0	P1[2:0]PU	P1 口上拉电阻使能 0: 除能 1: 使能



表 9.3.11P4PUP4 上拉寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	P45PU	P44PU	P43PU	-	P41PU	P40PU
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5-0	P4[5:0]PU	P4 口上拉电阻使能 0: 除能 1: 使能

表 9.3.12P5PUP5 上拉寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	P53PU	P52PU	P51PU	P50PU
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3-0	P5[3:0]PU	P5 口上拉电阻使能 0: 除能 1: 使能

表 9.3.13ADAN0AD 模拟输入端口使能控制寄存器 0

Bit	7	6	5	4	3	2	1	0
Name	-	AN0	-	AN19	AN18	AN17	AN16	AN15
R/W	-	R/W	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	AN0	P53 模拟选择位 0: 数字 I/O 1: 模拟输入
4	AN19	P04 模拟选择位 0: 数字 I/O 1: 模拟输入
3	AN18	P03 模拟选择位 0: 数字 I/O 1: 模拟输入
2	AN17	P02 模拟选择位 0: 数字 I/O 1: 模拟输入
1	AN16	P01 模拟选择位 0: 数字 I/O 1: 模拟输入



0	AN15	P00 模拟选择位 0: 数字 I/O 1: 模拟输入
---	------	-----------------------------------

表 9.3.14ADAN1AD 模拟输入端口使能控制寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	AN12	AN11	AN10
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2	AN12	P12 模拟选择位 0: 数字 I/O 1: 模拟输入
1	AN11	P11 模拟选择位 0: 数字 I/O 1: 模拟输入
0	AN10	P10 模拟选择位 0: 数字 I/O 1: 模拟输入

表 9.3.15ADAN4AD 模拟输入端口使能控制寄存器 4

Bit	7	6	5	4	3	2	1	0
Name	-	-	AN4	AN5	AN6	-	AN8	AN9
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	AN4	P45 模拟选择位 0: 数字 I/O 1: 模拟输入
4	AN5	P44 模拟选择位 0: 数字 I/O 1: 模拟输入
3	AN6	P43 模拟选择位 0: 数字 I/O 1: 模拟输入
1	AN8	P41 模拟选择位 0: 数字 I/O 1: 模拟输入
0	AN9	P40 模拟选择位 0: 数字 I/O 1: 模拟输入



表 9.3.16LCMCR0 端口控制寄存器 0

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	PWM0C R	PWM1C R	-	TC0CR
R/W	-	-	-	-	R/W	R/W	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
3	PWM0CR	TMR0 模块 PWM0 引脚配置位 0: PWM0 映射到 P51 (默认) 1: 保留
2	PWM1CR	TMR1 模块 PWM1 引脚配置位 0: PWM1 映射到 P50 (默认) 1: 保留
0	TC0CR	TMR0 模块 TC0 引脚配置位 0: 保留 (默认) 1: TC0 映射到 P51

表 9.3.17LCMCR1 端口控制寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	TC1CR	-	-	-	RX2CR	TX2CR	-	PWMFC R
R/W	R/W	-	-	-	R/W	R/W	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TC1CR	TMR1 模块 TC1 引脚配置位 0: 保留 (默认) 1: TC1 映射到 P50
3	RX2CR	UART2 模块 RX2 引脚配置位 0: RX2 映射到 P00 (默认) 1: RX2 映射到 P41
2	TX2CR	UART2 模块 TX2 引脚配置位 0: TX2 映射到 P01 (默认) 1: TX2 映射到 P40
0	PWMFCR	TMR5 模块通道 5 引脚配置位 0: 保留 (默认) 1: PWMF 映射到 P45



表 9.3.18LCMCR2 端口控制寄存器 2

Bit	7	6	5	4	3	2	1	0
Name	PWMEC R	PWMDC R	PWMCC R	PWMBC R	PWMAC R	-	-	-
R/W	R/W	R/W	R/W	R/W	R/W	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	PWMECR	TMR5 模块通道 4 引脚配置位 0: PWME 映射到 P04 (默认) 1: PWME 映射到 P44
6	PWMDCR	TMR5 模块通道 3 引脚配置位 0: PWMD 映射到 P03 (默认) 1: PWMD 映射到 P43
5	PWMCCR	TMR5 模块通道 2 引脚配置位 0: PWMC 映射到 P02 (默认) 1: 保留
4	PWMBCR	TMR5 模块通道 1 引脚配置位 0: PWMB 映射到 P01 (默认) 1: PWMB 映射到 P41
3	PWMACR	TMR5 模块通道 0 引脚配置位 0: PWMA 映射到 P00 (默认) 1: PWMA 映射到 P40

表 9.3.19BIGDRIVE 端口大驱动控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	GIB4	GIB3	GIB2	GIB1	GIB0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4-0	GIB[4:0]	P04~P00 输出低电平大驱动控制 0: 除能 1: 使能



10 通用定时器 T0/T1

10.1 特性

通用定时器为 8 位加法定时/计数器，由 T0，T1 组成。其中断有匹配中断 TnCF。以下出现的 Tn 代表 T0，T1 两个通用定时器。

- 支持定时器/计数器模式
- 可使用内部时钟或外部时钟源（TCn）信号
- 内部时钟可选计数 f_{sys} 分频：1，2，4，8，64，512，2048

10.2 功能框图

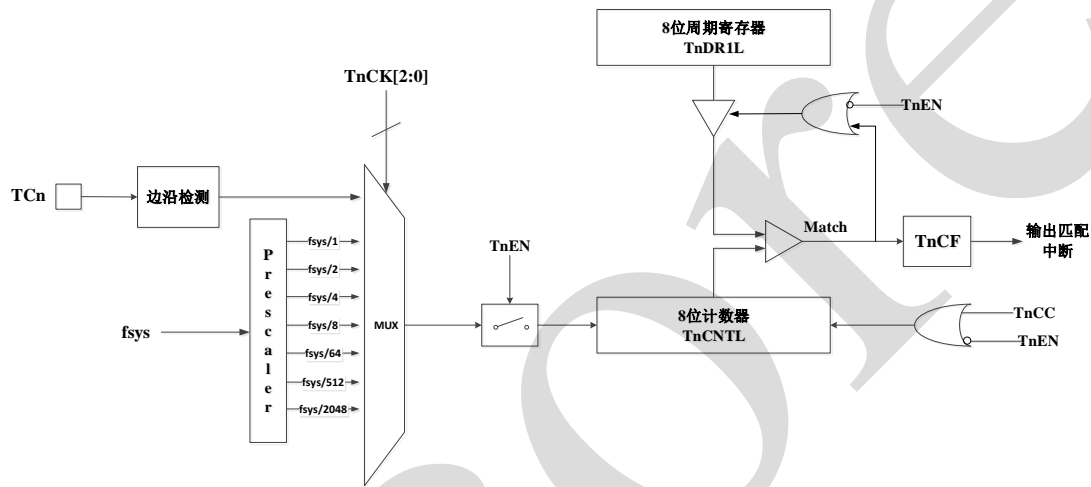


图 10.2.1 通用 T0/T1 功能框图

10.3 寄存器列表

表 10.3.1 定时器寄存器列表

名称	地址	描述	初值
T0CR1	99H	定时器 0 控制寄存器 1	00H
T0CR2	9AH	定时器 0 控制寄存器 2	00H
T0DR1L	9BH	定时器 0 周期寄存器低 8 位	FFH
T1CR1	A1H	定时器 1 控制寄存器 1	00H
T1CR2	A2H	定时器 1 控制寄存器 2	00H
T1DR1L	A3H	定时器 1 周期寄存器低 8 位	FFH

10.4 寄存器说明

表 10.4.1 TnCR1 (n=0~1) 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnEN	-	TnMS[1:0]		-	TnCF	-	TnCC
R/W	R/W	-	R/W	R/W	-	R/W0	-	R/W
POR	0	0	0	0	0	0	0	0



位	字段	描述
7	TnEN	定时器使能位 (n=0~1) 0: 除能 1: 使能
5-4	TnMS[1:0]	定时器工作模式选择位 (n=0~1) 00: 定时器/计数器模式 01: 保留 10: 保留 11: 保留
2	TnCF	定时器匹配中断 (n=0~1) 0: 未发生定时器匹配中断 1: 发生定时器匹配中断 该位由硬件自动置“1”，软件写“0”清零
0	TnCC	定时器计数器软件清零控制位 (n=0~1) 0: 无影响 1: 清除定时器 Tn 的计数值 该位置位后一个 CPU 时钟后自动清零

表 10.4.2TnCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnCK[2:0]			-	-	-	TnCES	TnOE
R/W	R/W	R/W	R/W	-	-	-	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	TnCK[2:0]	定时器时钟分频选择位 (n=0~1) 000: f_{sys} 001: $f_{sys}/2$ 010: $f_{sys}/4$ 011: $f_{sys}/8$ 100: $f_{sys}/64$ 101: $f_{sys}/512$ 110: $f_{sys}/2048$ 111: 外部时钟 ECn
1	TnCES	Tn 外部时钟计数边沿选择 (n=0~1) 0: 外部时钟下降沿定时器/计数器计数值改变 1: 外部时钟上升沿定时器/计数器计数值改变
0	TnOE	定时器输出使能 (n=0~1) 0: 除能 1: 使能



表 10.4.3TnDR1L (n=0~1) 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TnDR1L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	TnDR1L[7:0]	定时器周期寄存器 (n=0~1) 计数模式下用于设定定时器的计数周期, 计数过程中对该寄存器写值会写入到 TnLOAD1 寄存器 (用户不可访问) 中, 等待计数匹配后再加载到 TnDR1 中。

10.5 功能说明

10.5.1 时钟选择

配置 TnCR2 中的 TnCK[2:0]控制位, 切换通用定时器的时钟输入: (1) 可选择系统时钟 f_{sys} 分频得到的 $f_{sys}/2$, $f_{sys}/4$, $f_{sys}/8$, $f_{sys}/64$, $f_{sys}/256$, $f_{sys}/2048$; (2) 当选择外部端口输入信号 TCn, 可配置 TnCR2 中的 TnCES 位来切换时钟边沿的选择。

10.5.2 定时器/计数模式

它有计数寄存器和数据寄存器。计数寄存器由内部或外部时钟输入进行累加。Tn 可以使用的输入时钟分频有 1, 2, 4, 8, 64, 512 和 2048。当 TnCNT 和 TnDR1 值分别相同时, 会产生一个匹配信号同时产生定时器 n 中断, TnCNT 值自动清零。也可以通过软件操作 (TnCC 写 “1”) 对 TnCNT 进行清零。

外部时钟 TCn 在有效边沿开始计数。如果 TCn 通过 TnCK[2:0] 选择时钟源, TCn 口需要被设置为输入状态。

该定时器同时包含重载功能。当 TnEN 为 0, 定时器处于关闭时, 此时写入的计数周期值会立即加载到 TnDR1 周期寄存器当中, 作为计数器的溢出周期; 而在 TnEN 为 1, 定时器正常工作时, 则会先将计数周期值存入缓存寄存器当中, 等到下一次计数溢出后将缓存寄存器当中的计数周期值加载到 TnDR1。

$$\text{定时模式周期} = (\text{TnDR1} + 1) \times \text{Tn clock}$$

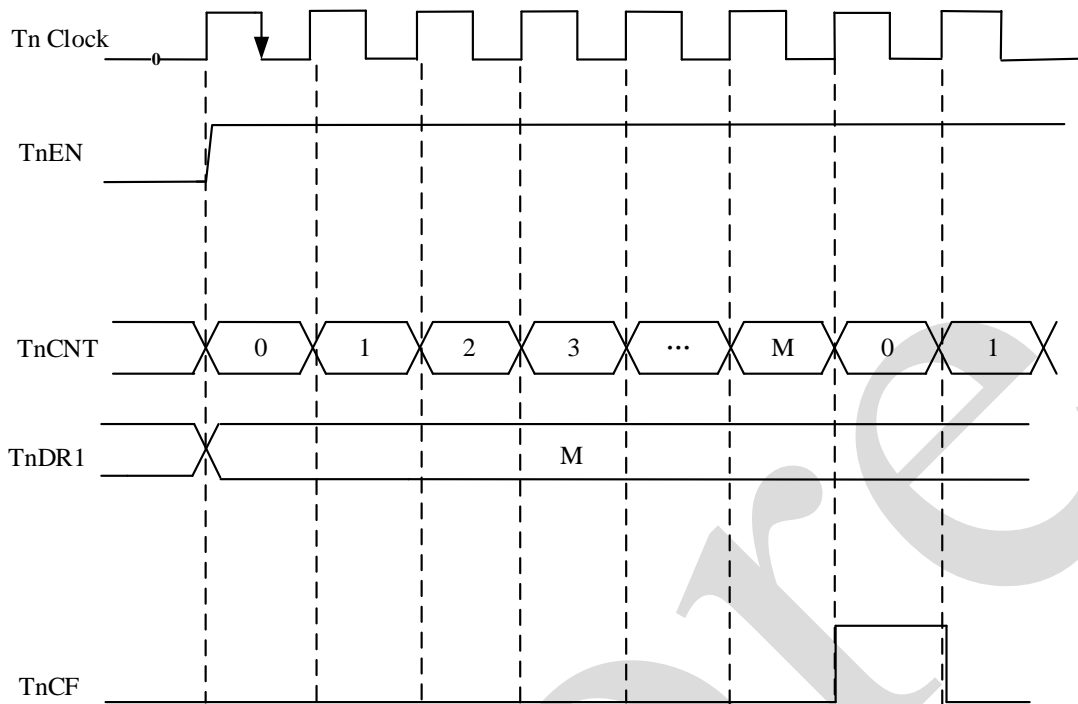


图 10.5.1 定时器/计数器时序图

11 通用定时器 T2

11.1 特性

通用定时器 T2 为 16 位加法计数定时器。其具有 16 位定时/计数模式、捕捉模式、单脉冲和多脉冲的 PWM 模式，中断有匹配中断 T2CF 与捕捉中断 T2OK。

- 支持定时器/计数器模式
- 可使用内部时钟或外部时钟源 (TC2) 信号
- 内部时钟可选计数 f_{sys} 分频: 1, 2, 4, 8, 64, 512, 2048
- 支持捕捉模式
- 支持 PWM 输出模式 (单次或多次模式)



11.2 功能框图

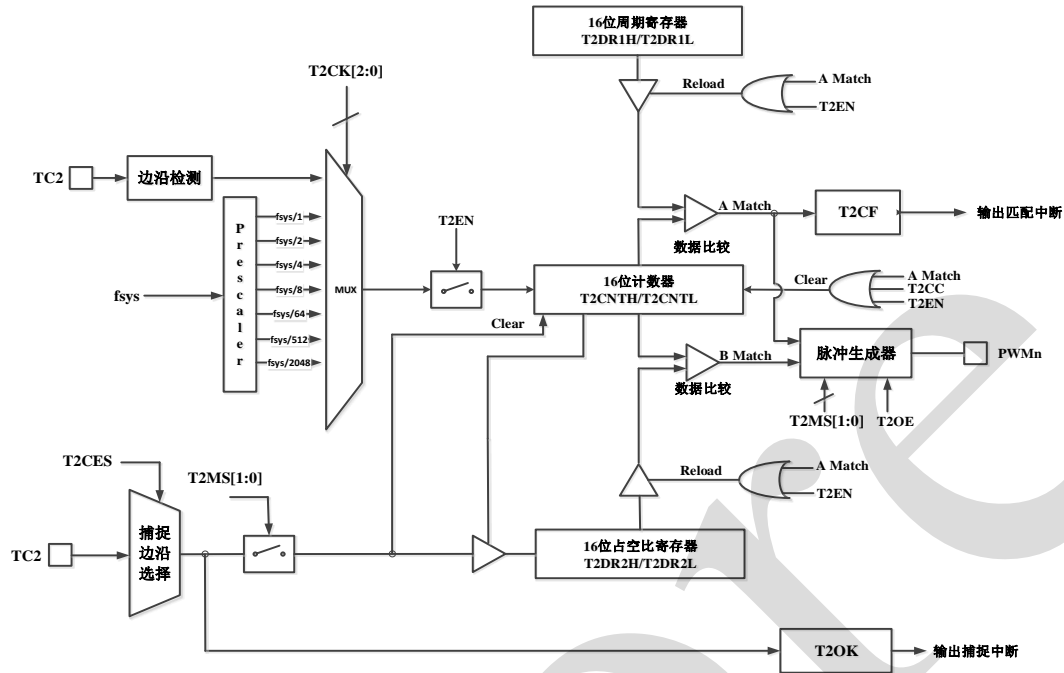


图 11.2.1 通用 T2 功能框图

11.3 寄存器列表

表 11.3.1 定时器寄存器列表

名称	地址	描述	初值
T2CR1	B1H	定时器 2 控制寄存器 1	00H
T2CR2	B2H	定时器 2 控制寄存器 2	00H
T2DR1L	B3H	定时器 2 周期寄存器低 8 位	FFH
T2DR1H	B4H	定时器 2 周期寄存器高 8 位	FFH
T2DR2L	B5H	定时器 2 占空比寄存器低 8 位	FFH
T2DR2H	B6H	定时器 2 占空比寄存器高 8 位	FFH



11.4 寄存器说明

表 11.4.1T2CR1 定时器 2 控制寄存器 1

Bit	7	6	5	4	3	2	1	0
Name	T2EN	PWMEN	T2MS[1:0]		-	T2CF	T2OK	T2CC
R/W	R/W	R/W	R/W	R/W	-	R/W0	R/W0	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	T2EN	定时器使能位 0: 除能 1: 使能
6	PWMEN	单脉冲输出使能位 0: 单脉冲信号未输出, 计数器未开始工作 1: 单脉冲信号可以输出, 计数器开始计数 该位由软件置“1”, 单脉冲输出完毕后硬件自动清零
5-4	T2MS[1:0]	定时器工作模式选择位 00: 定时器/计数器模式 01: 捕捉测量模式 10: PWM 单脉冲模式 11: PWM 多脉冲模式
2	T2CF	定时器匹配中断 0: 未发生定时器匹配中断 1: 发生定时器匹配中断 该位由硬件自动置“1”, 软件写“0”清除
1	T2OK	定时器捕捉完成标志位 0: 定时器捕捉工作未完成 1: 定时器捕捉信号测量完成 该位由硬件自动置“1”, 软件写“0”清除
0	T2CC	定时器计数器软件清零控制位 0: 无影响 1: 清除定时器的计数值 该位置位后一个 CPU 时钟后自动清零

表 11.4.2T2CR2 定时器 2 控制寄存器 2

Bit	7	6	5	4	3	2	1	0
Name	T2CK[2:0]		T2CAMS[1:0]		PWME	T2CES	T2OE	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	T2CK[2:0]	定时器时钟分频选择位 000: f_{sys} 001: $f_{sys}/2$ 010: $f_{sys}/4$



		011: $f_{sys}/8$ 100: $f_{sys}/64$ 101: $f_{sys}/512$ 110: $f_{sys}/2048$ 111: 外部时钟 TCn
4-3	T2CAM[1:0]	捕捉模式选择位 00: 测量输入信号周期 01: 测量输入信号高电平 10: 测量输入信号低电平 11: 禁止
2	PWME	PWM 输出极性选择 0: PWM 输出波形不进行反相处理 (默认输出低电平) 1: PWM 输出波形经过反相后输出
1	T2CES	T2 外部时钟计数边沿选择 0: 外部时钟下降沿定时器/计数器计数值改变 1: 外部时钟上升沿定时器/计数器计数值改变
0	T2OE	定时器输出使能 0: 除能 1: 使能

表 11.4.3T2DR1L 定时器 2 周期寄存器低 8 位

Bit	7	6	5	4	3	2	1	0
Name	T2DR1L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T2DR1L[7:0]	定时器周期寄存器低 8 位 计数模式和脉冲发射模式下用于设定定时器的计数周期, 计数过程中对该寄存器写值会写入到 T2LOAD1 寄存器 (用户不可访问) 中, 等待计数匹配后再加载到 T2DR1 中。

表 11.4.4T2DR1H 定时器 2 周期寄存器高 8 位

Bit	7	6	5	4	3	2	1	0
Name	T2DR1H[15:8]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T2DR1H[15:8]	定时器周期寄存器高 8 位 计数模式和脉冲发射模式下用于设定定时器的计数周期, 计数过程中对该寄存器写值会写入到 T2LOAD1 寄存器 (用户不可访问) 中, 等待计数匹配后再加载到 T2DR1 中。



表 11.4.5 T2DR2L 定时器 2 占空比寄存器低 8 位

Bit	7	6	5	4	3	2	1	0
Name	T2DR2L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T2DR2L[7:0]	定时器周期寄存器低 8 位 PWM 模式下用于设定定时器占空比的数值，计数器计数时对该寄存器的改写通过 T2LOAD2 寄存器（用户不可访问）缓存，等待当前 PWM 信号传输完成，即计数匹配后再加载至 T2DR2 中。捕捉模式下用来存放测量结果的低 8 位。

表 11.4.6 T2DR2H 定时器 2 占空比寄存器高 8 位

Bit	7	6	5	4	3	2	1	0
Name	T2DR2H[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T2DR2H[7:0]	定时器周期寄存器高 8 位 PWM 模式下用于设定定时器占空比的数值，计数器计数时对该寄存器的改写通过 T2LOAD2 寄存器（用户不可访问）缓存，等待当前 PWM 信号传输完成，即计数匹配后再加载至 T2DR2 中。捕捉模式下用来存放测量结果的高 8 位。

11.5 功能说明

11.5.1 时钟选择

配置 T2CR2 中的 T2CK[2:0] 控制位，选择定时器的时钟输入：（1）可选择系统时钟 f_{sys} 的 1, 2, 4, 8, 64, 256, 2048 分频；（2）当选择外部端口输入信号 TC2，可配置 T2CR2 中的 T2CES 位来切换时钟边沿的选择。

11.5.2 定时器/计数模式

它有计数寄存器和数据寄存器。计数寄存器由内部或外部时钟输入进行累加。T2 可以使用的输入时钟分频有 1, 2, 4, 8, 64, 512 和 2048。当 T2CNT 和 T2DR1 值分别相同时，会产生一个匹配信号同时产生定时器中断，T2CNT 值自动清零。也可以通过软件操作（TnCC 写“1”）对 T2CNT 进行清零。

外部时钟 TC2 在有效边沿开始计数。如果 TC2 通过 T2CK[2:0] 选择时钟源，TC2 口需要被设置为输入状态。

该定时器同时包含重载功能。当 T2EN 为 0，定时器处于关闭时，此时写入的计数周期值会立即加载到 T2DR1 周期寄存器当中，作为计数器的溢出周期；而在 T2EN 为 1，定时器正常工作时，则会先将计数周期值存入缓存寄存器当中，等到下一次计数溢出后将缓存寄存器当中的计数周期值加载到 T2DR1。

$$\text{定时模式周期} = (T2DR1 + 1) \times T2 \text{ clock}$$

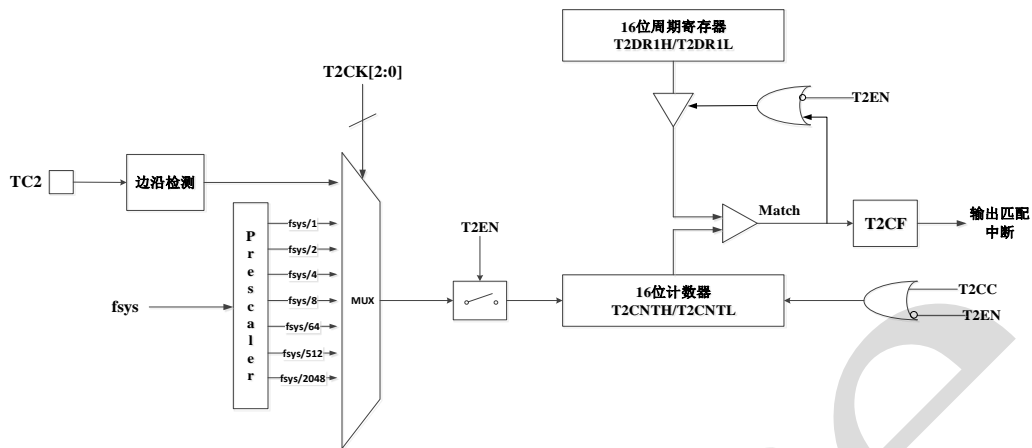


图 11.5.1 定时器/计数器框图

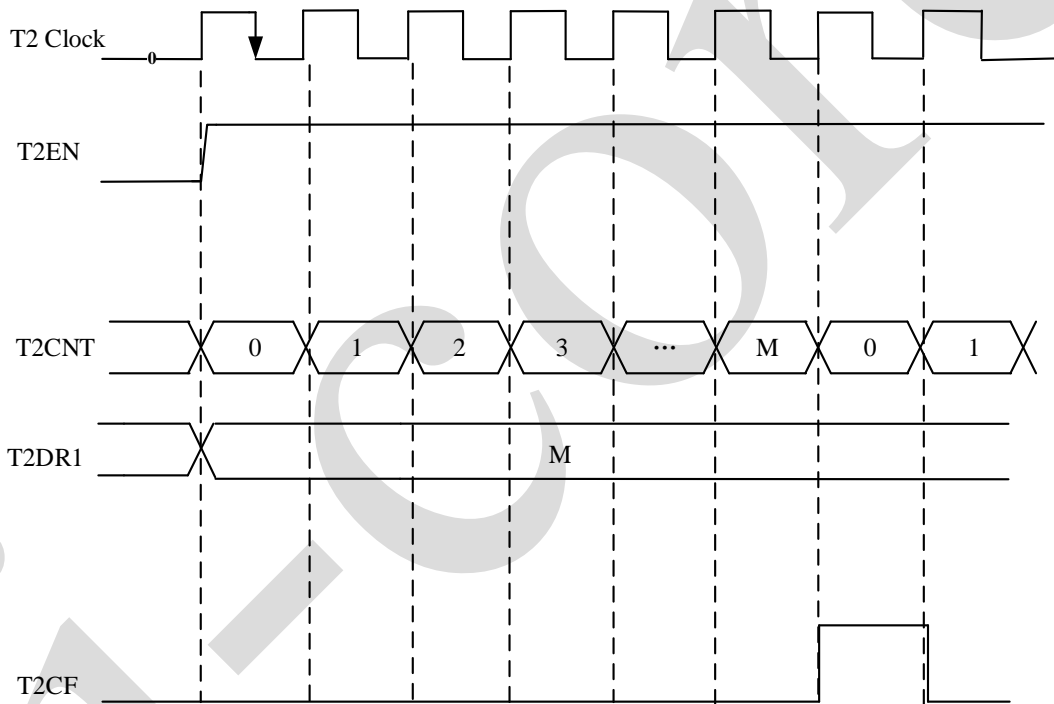


图 11.5.2 定时器/计数器时序图

11.5.3 捕捉模式

捕捉模式下，根据待测数据的要求，在 T2EN 置位后，等待测量信号的上升沿（测量高电平长度，周期长度）或下降沿（测量低电平长度，周期长度）出现后，计数器开始计数工作；等待下一个上升沿（测量低电平长度，周期长度）或下降沿（测量高电平长度，周期长度）出现后，计数器停止工作，加载当前计数器计数值至 T2DR2 寄存器中，置位 T2OK 中断标志位。同时，当计数器计数值等于 T2DR1 时，计数器复位重新开始计数，同时置位 T2CF 中断标志位。

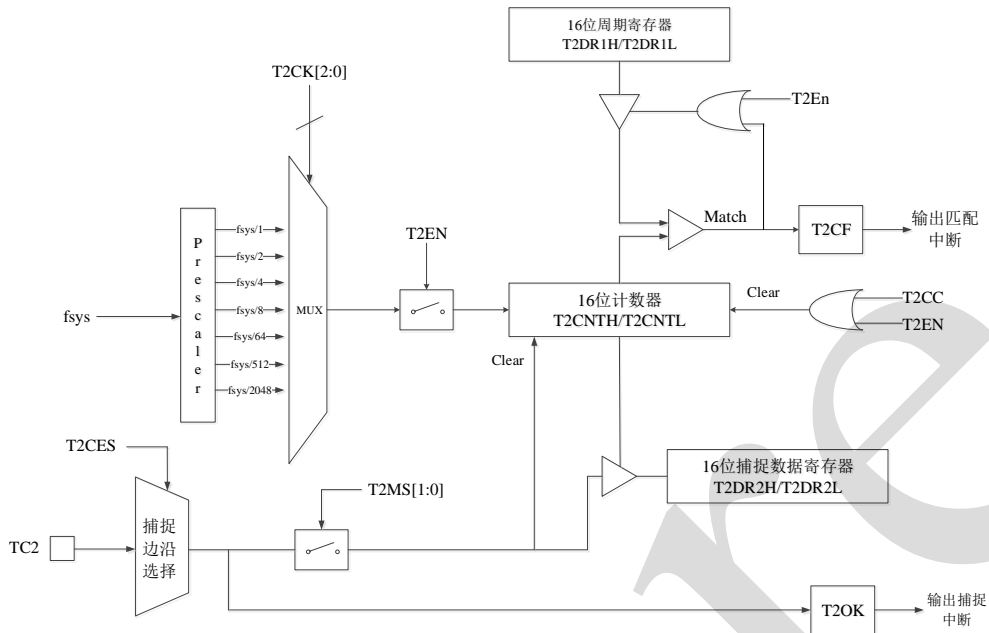


图 11.5.3 捕捉模式框图

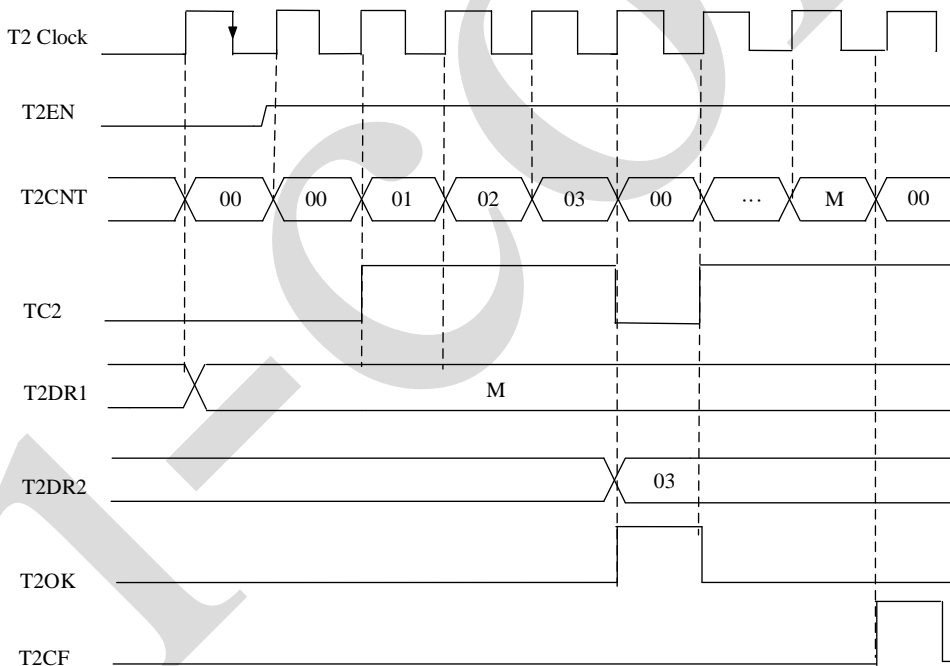


图 11.5.4 捕捉模式示例 (高电平)

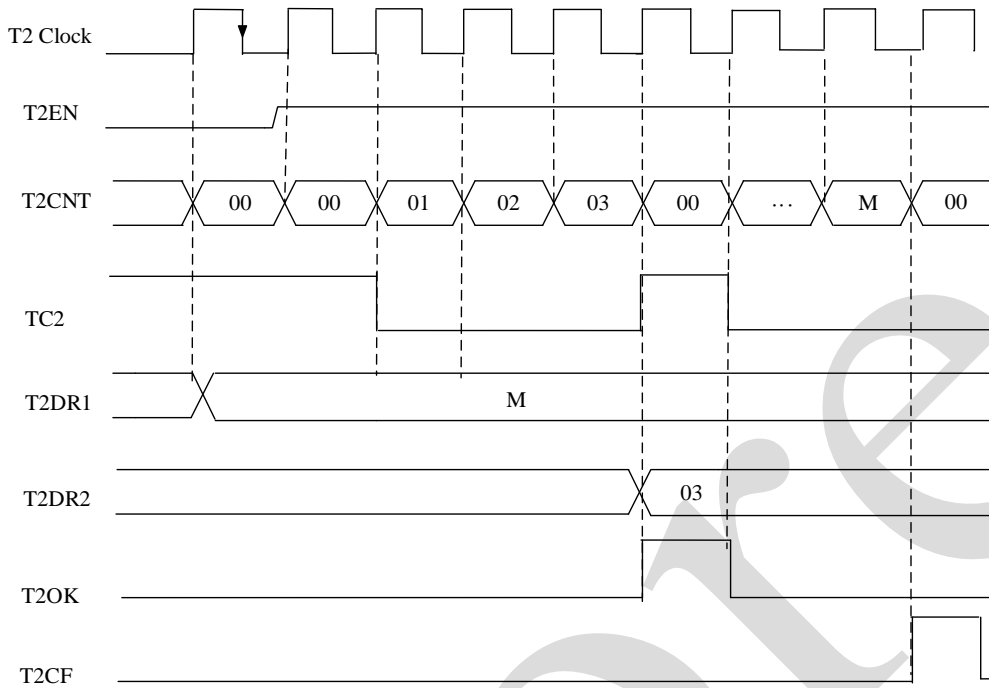


图 11.5.5 捕捉模式示例（低电平）

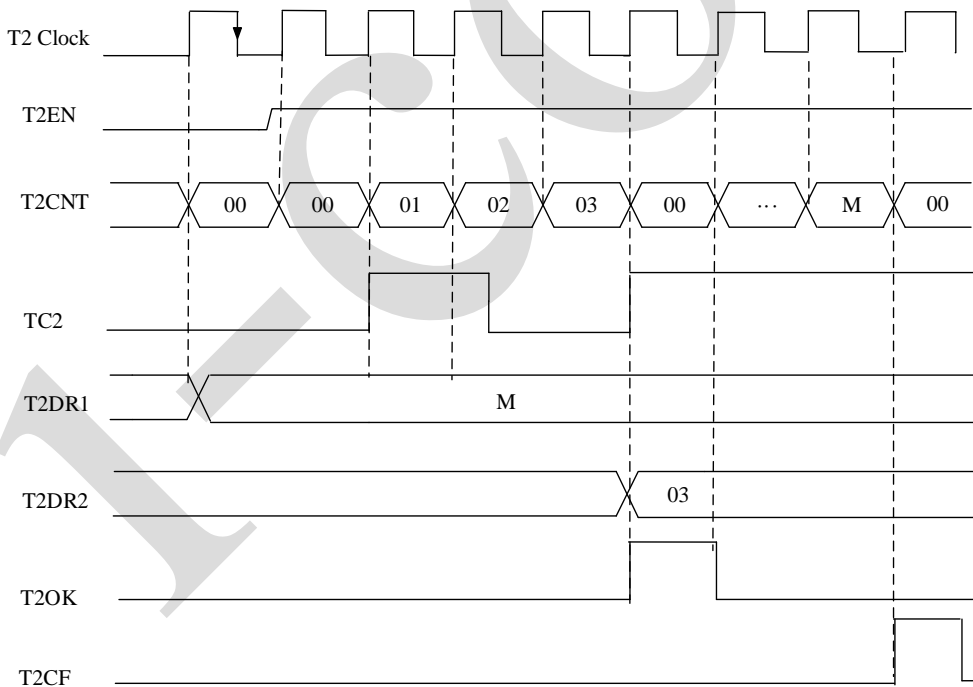


图 11.5.6 捕捉模式示例（周期）



11.5.4 单脉冲 PWM 模式

单脉冲模式下，计数器在 T2EN 置位且 PWMEN 置位后开始工作，此时 PWM 波输出为高电平（不反相输出情况下）。当计数器计数值等于 (T2DR2-1) 时，PWM 波输出翻转为低电平；当计数器计数值等于 T2DR1 时，PWMCN 位硬件复位为 0，且计数器清零并停止计数。

该定时器包含重载功能。当 T2EN 为 0，定时器处于关闭时，此时写入的 PWM 周期值与 PWM 占空比值会立即加载到 T2DR1/2 寄存器中；而在 T2EN 为 1，定时器正常工作时，则会先将 PWM 周期值与 PWM 占空比值各自存入对应的缓冲寄存器，在下次计数溢出后将缓冲寄存器中的值加载到 T2DR1/2。

$$\text{PWM 周期} = (T2DR1 + 1) \times T2 \text{ Clock};$$

$$\text{PWM 占空比} = (T2DR2) \times T2 \text{ Clock}$$

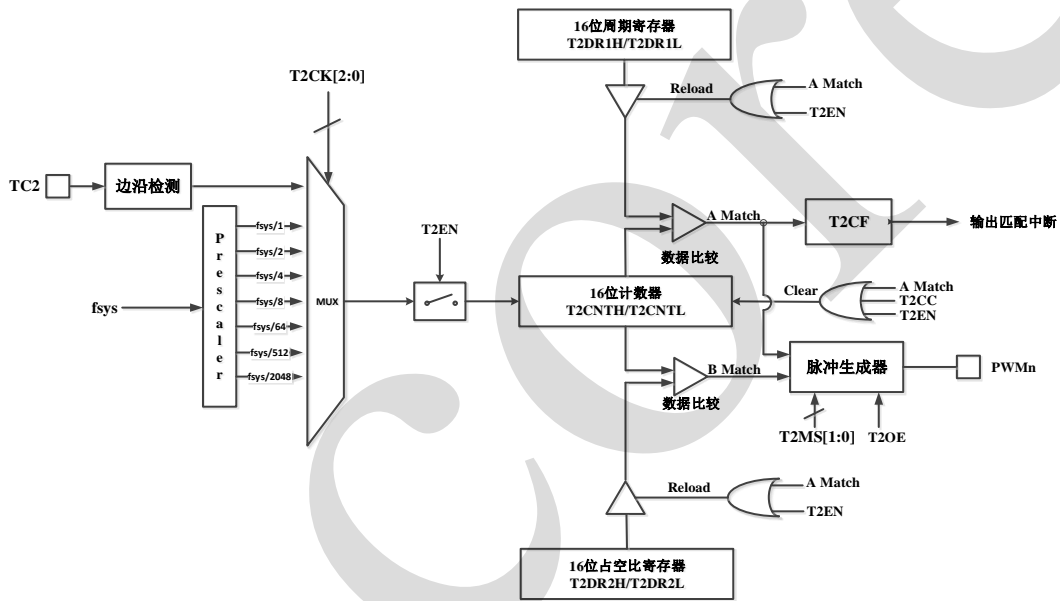


图 11.5.7 PWM 模式框图

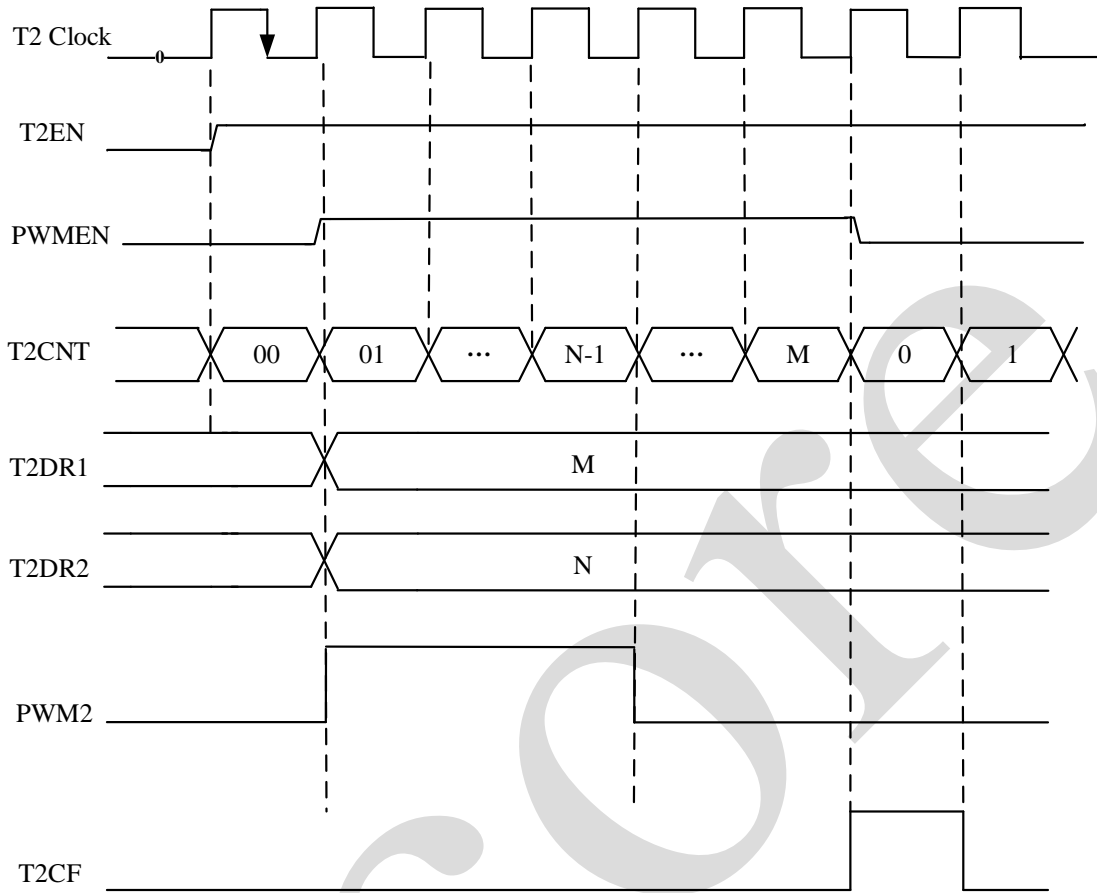


图 11.5.8 单脉冲 PWM 时序图

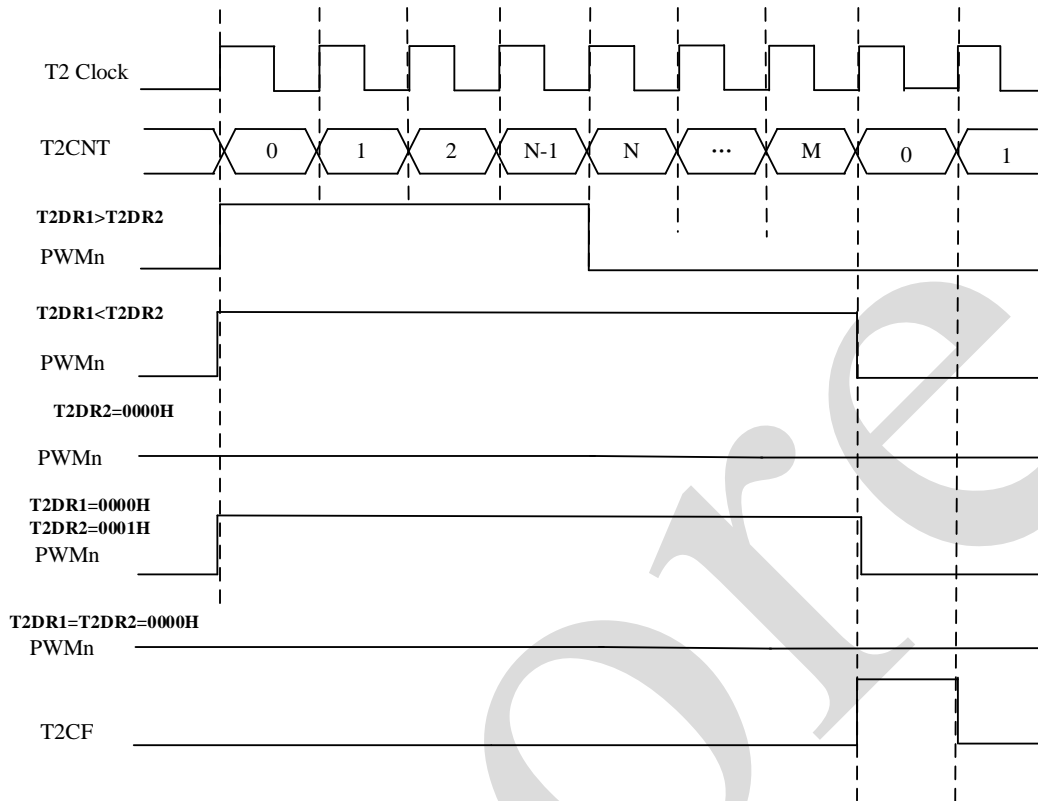


图 11.5.9 单脉冲时序图 2

11.5.5 多脉冲 PWM 模式

多脉冲输出模式下, 计数器在 T2EN 置位后就开始工作, 不反相输出情况下 (即 PWME 为 0), PWM 波输出高电平; 每次计数值与 (T2DR2-1) 相等时, PWM 波输出翻转为低电平; 每次计数值与 T2DR1 相等时, PWM 波输出再次翻转为高电平, 产生匹配中断并清除计数值。

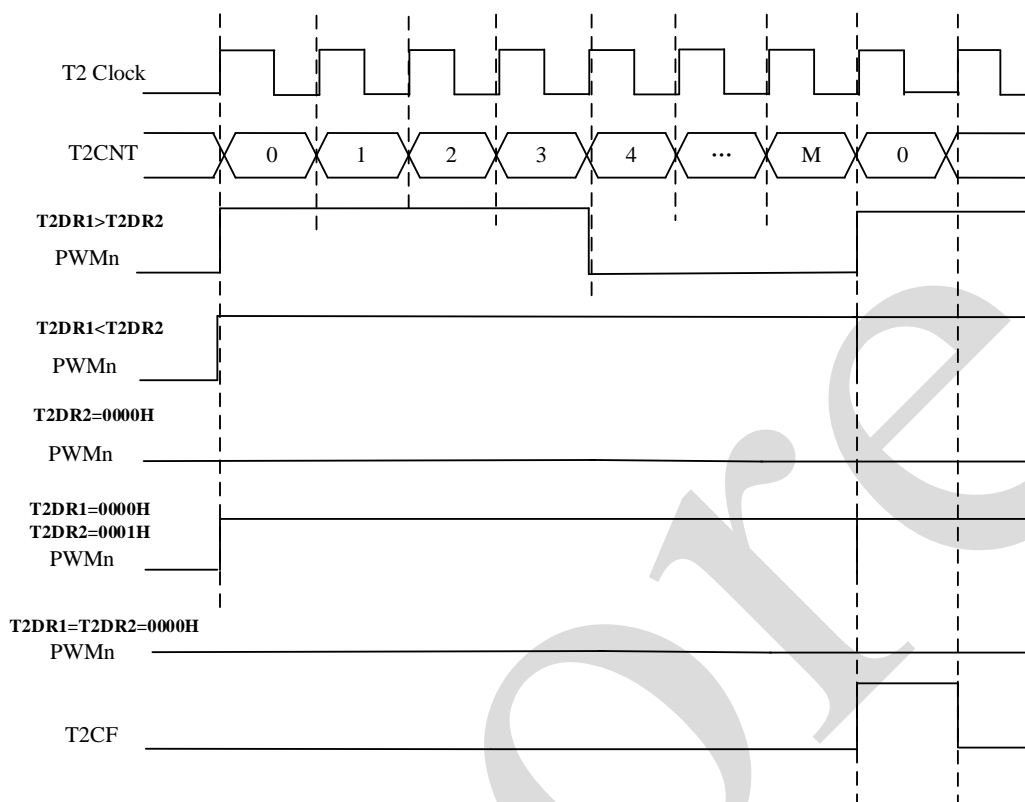


图 11.5.10 多脉冲 PWM 时序图



12 高级定时器 T5

12.1 特性

高级定时器 T5 为 12 位加法计数器，具有 6 通道独立输出的 PWM 模式，以及可用 6 通道组成 3 路独立的互补输出和死区控制。

■ 12 位定时/计数模式

内部 12 位计数器，加法计数模式，依次加 1，计数达到 T5DR1 时产生中断 T5CF，计数器 T5CNT 清零。

■ 多种 f_{sys} 时钟分频选择：1，2，4，8，64，512，2048

■ 12 位多脉冲 PWM 模式

T5DR0 为 6 通道公用的 PWM 的周期，T5DR1~6 可设置通道 1~6 的 PWM 占空比，6 个通道可输出占空比不同的独立 PWM 波形。

■ 12 位单脉冲 PWM 模式

在 PWM 模式下，只输出单个脉冲，需要输出多个脉冲需要重新使能 PWMEN，PWM 输出可配置为 6 路独立 PWM 波输出或者 3 组独立 PWM 互补输出。

■ 通过配置 T5DR2L，T5DR4L，T5DR6L，可调整 PWM 输出死区宽度大小

■ 匹配中断 T5CF

12.2 功能框图

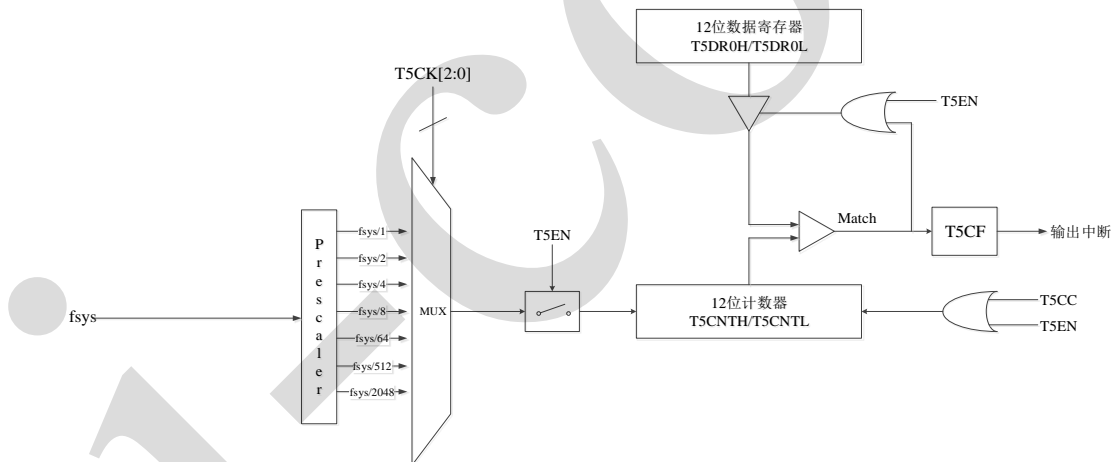


图 12.2.1 定时器/计数器框图

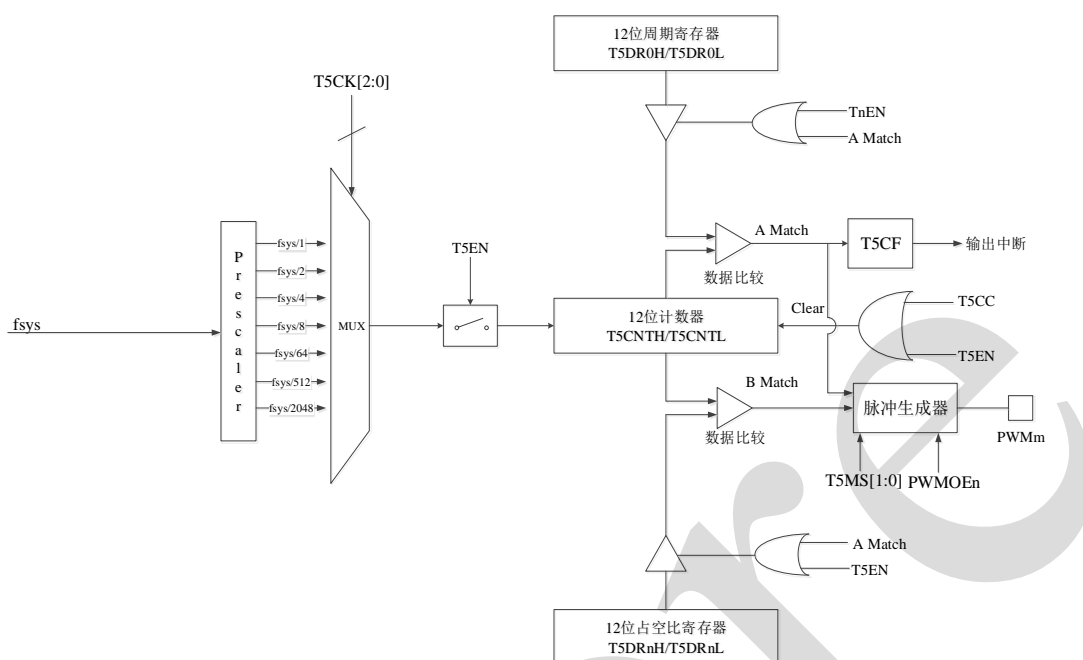


图 12.2.2 PWM 模式框图

注: 图中 n=1、2、3、4、5、6, 依次对应 m=A、B、C、D、E、F

12.3 寄存器列表

表 12.3.1 定时器寄存器列表

名称	地址	描述	初值
T5PWMOE	41E2H	定时器 5 通道输出使能寄存器	00H
T5DCR1	41E3H	定时器 5 死区控制寄存器 1	00H
T5DCR2	41E4H	定时器 5 死区控制寄存器 2	00H
T5DR0L	41E6H	定时器 5 周期寄存器低 8 位	FFH
T5DR0H	41E7H	定时器 5 周期寄存器高 4 位	0FH
T5DR1L	41E9H	定时器 5 通道 1 占空比寄存器低 8 位	FFH
T5DR1H	41EAH	定时器 5 通道 1 占空比寄存器高 4 位	0FH
T5DR2L	41EBH	定时器 5 通道 2 占空比寄存器低 8 位	FFH
T5DR2H	41ECH	定时器 5 通道 2 占空比寄存器高 4 位	0FH
T5DR3L	41EDH	定时器 5 通道 3 占空比寄存器低 8 位	FFH
T5DR3H	41EEH	定时器 5 通道 3 占空比寄存器高 4 位	0FH
T5CR1	41EFH	定时器 5 控制寄存器 1	00H
T5DR4L	41F1H	定时器 5 通道 4 占空比寄存器低 8 位	FFH
T5DR4H	41F2H	定时器 5 通道 4 占空比寄存器高 4 位	0FH
T5DR5L	41F3H	定时器 5 通道 5 占空比寄存器低 8 位	FFH
T5DR5H	41F4H	定时器 5 通道 5 占空比寄存器高 4 位	0FH
T5DR6L	41F5H	定时器 5 通道 6 占空比寄存器低 8 位	FFH
T5DR6H	41F6H	定时器 5 通道 6 占空比寄存器高 4 位	0FH
T5CR2	41F7H	定时器 5 控制寄存器 2	00H



12.4 寄存器说明

表 12.4.1T5CR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5EN	PWMEN	T5MS[1:0]		-	T5CF	-	T5CC
R/W	R/W	R/W	R/W	R/W	-	R/W0	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	T5EN	定时器使能位 0: 除能 1: 使能
6	PWMEN	单脉冲输出使能位 0: 单脉冲信号未输出, 计数器未开始工作 (硬件清 0) 1: 单脉冲信号可以输出, 计数器开始计数 (软件置 1)
5-4	T5MS[1:0]	定时器工作模式 00: 定时器模式 01: 禁止 10: PWM 单脉冲模式 11: PWM 多脉冲模式
2	T5CF	定时器匹配中断 (硬件置位, 软件写“0”清 0) 0: 未发生定时器匹配中断 1: 发生定时器匹配中断
0	T5CC	清除 T5 计数器 0: 无影响 1: 清除定时器 T5 的计数值 (T5 计数器清零后该位自动清零)

表 12.4.2T5CR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5CK[2:0]			-	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	T5CK[2:0]	定时器时钟分频选择位 000: f_{sys} 001: $f_{sys}/2$ 010: $f_{sys}/4$ 011: $f_{sys}/8$ 100: $f_{sys}/64$ 101: $f_{sys}/512$ 110: $f_{sys}/2048$ 111: 保留



表 12.4.3T5PWMOE 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	PWMOE6	PWMOE5	PWMOE4	PWMOE3	PWMOE2	PWMOE1
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	PWMOE6	通道 6 PWM 输出使能 0: 通道 6 不输出 PWM 信号, 输出始终保持为 0 1: 通道 6 输出 PWM 信号
4	PWMOE5	通道 5 PWM 输出使能 0: 通道 5 不输出 PWM 信号, 输出始终保持为 0 1: 通道 5 输出 PWM 信号
3	PWMOE4	通道 4 PWM 输出使能 0: 通道 4 不输出 PWM 信号, 输出始终保持为 0 1: 通道 4 输出 PWM 信号
2	PWMOE3	通道 3 PWM 输出使能 0: 通道 3 不输出 PWM 信号, 输出始终保持为 0 1: 通道 3 输出 PWM 信号
1	PWMOE2	通道 2 PWM 输出使能 0: 通道 2 不输出 PWM 信号, 输出始终保持为 0 1: 通道 2 输出 PWM 信号
0	PWMOE1	通道 1 PWM 输出使能 0: 通道 1 不输出 PWM 信号, 输出始终保持为 0 1: 通道 1 输出 PWM 信号

表 12.4.4T5DCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	P6MS	P4MS	C56DS	C56DE	C34DS	C34DE	C12DS	C12DE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	P6MS	通道 6 PWM 模式选择 0: 独立通道 1: 与通道 5 组成互补输出
6	P4MS	通道 4 PWM 模式选择 0: 独立通道 1: 与通道 3 组成互补输出
5	C56DS	通道 56 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
4	C56DE	通道 56 输出死区控制使能位 (仅互补模式有效)



		0: 通道 56 输出不插入死区 1: 通道 56 输出插入死区
3	C34DS	通道 34 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
2	C34DE	通道 34 输出死区控制使能位 (仅互补模式有效) 0: 通道 34 输出不插入死区 1: 通道 34 输出插入死区
1	C12DS	通道 12 输出死区插入边沿控制位 (仅互补模式有效) 0: 定时器输出主波形下降沿插入死区 1: 定时器输出主波形上升沿插入死区
0	C12DE	通道 12 输出死区控制使能位 (仅互补模式有效) 0: 通道 12 输出不插入死区 1: 通道 12 输出插入死区

表 12.4.5T5DCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	P2MS	C6PWM	C5PWM	C4PWM	C3PWM	C2PWM	C1PWM
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	P2MS	通道 2 PWM 模式选择 0: 独立通道 1: 与通道 1 组成互补输出
5	C6PWM	通道 6 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
4	C5PWM	通道 5 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相
3	C4PWM	通道 4 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
2	C3PWM	通道 3 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相
1	C2PWM	通道 2 PWM 输出极性选择位 0: 作为独立通道时输出信号不反相, 互补输出时输出与参考信号相同 PWM 波 1: 作为独立通道时输出信号反相, 互补输出与参考信号反相的 PWM 波
0	C1PWM	通道 1 PWM 输出极性选择位 0: 输出 PWM 信号不反相 1: 输出 PWM 信号反相



表 12.4.6T5DR0H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR0H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR0H[3:0]	定时器周期寄存器高 4 位 计数模式和脉冲发射模式下用于设定定时器的计数周期，计数过程中对该寄存器写值会写入到 T5LOAD0 寄存器，等待计数匹配后再加载到 T5DR0 中。

表 12.4.7T5DR0L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR0L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR0L[7:0]	定时器周期寄存器低 8 位 计数模式和脉冲发射模式下用于设定定时器的计数周期，计数过程中对该寄存器写值会写入到 T5LOAD0 寄存器，等待计数匹配后再加载到 T5DR0 中。

表 12.4.8T5DR1H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR1H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR1H[3:0]	定时器通道 1 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 1 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LOAD1 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR1 中。互补模式为通道 12 的占空比寄存器高 4 位。



表 12.4.9T5DR1L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR1L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR1L[7:0]	定时器通道 1 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 1 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD1 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR1 中, 互补模式为通道 12 的占空比寄存器低 8 位。

表 12.4.10T5DR2H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR2H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR2H[3:0]	定时器通道 2 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 2 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD2 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR2 中

表 12.4.11T5DR2L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR2L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR2L[7:0]	定时器通道 2 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 2 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD2 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR2 中, 互补模式为通道 12 的死区宽度寄存器



表 12.4.12 T5DR3H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR3H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR3H[3:0]	定时器通道 3 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 3 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD3 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR3 中。互补模式为通道 34 的占空比寄存器高 4 位。

表 12.4.13 T5DR3L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR3L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR3L[7:0]	定时器通道 3 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 3 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD3 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR3 中。互补模式为通道 34 的占空比寄存器低 8 位。

表 12.4.14 T5DR4H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR4H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR4H[3:0]	定时器通道 4 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 4 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD4 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR4 中。



表 12.4.15 T5DR4L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR4L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR4L[7:0]	定时器通道 4 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 4 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LOAD4 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR4 中，互补模式为通道 34 的死区宽度寄存器。

表 12.4.16 T5DR5H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR5H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR5H[3:0]	定时器通道 5 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 5 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LOAD5 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR5 中，互补模式为通道 56 的死区占空比寄存器高 4 位。

表 12.4.17 T5DR5L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR5L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR5L[7:0]	定时器通道 5 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 5 输出 PWM 波的占空比，计数器计数时对该寄存器的改写通过 T5LOAD5 缓存，等待当前 PWM 信号传输完成（计数匹配）后再加载到 T5DR5 中，互补模式为通道 56 的死区占空比寄存器低 8 位。



表 12.4.18 T5DR6H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	T5DR6H[3:0]			
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

位	字段	描述
3-0	T5DR6H[3:0]	定时器通道 6 占空比控制寄存器高 4 位 PWM 模式下用于控制通道 6 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD6 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR6 中。

表 12.4.19 T5DR6L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	T5DR6L[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	T5DR6L[7:0]	定时器通道 6 占空比控制寄存器低 8 位 PWM 模式下用于控制通道 6 输出 PWM 波的占空比, 计数器计数时对该寄存器的改写通过 T5LOAD6 缓存, 等待当前 PWM 信号传输完成 (计数匹配) 后再加载到 T5DR6 中, 互补模式为通道 56 的死区宽度寄存器 8 位。

12.5 功能说明

12.5.1 时钟选择

配置 T5CR2 中的 T5CK[2:0] 控制位, 可选择系统时钟 f_{sys} 的 1, 2, 4, 8, 64, 256, 2048 分频。

12.5.2 定时器模式

计数器在 T5EN 置位后就开始工作, 每次计数值与 T5DR0 相等时, 产生匹配中断并清除计数值, 同时置位 T5CF 中断信号。

该定时器同时包含重载功能。当 T5EN 为 0, 定时器处于关闭时, 此时写入的计数周期值会立即加载到 T5DR0 周期寄存器当中, 作为计数器的溢出周期; 而在 T5EN 为 1, 定时器正常工作时, 则会先将计数周期值存入缓存寄存器当中, 等到下一次计数溢出后将缓存寄存器当中的计数周期值加载到 T5DR0。

$$\text{定时模式周期} = (T5DR0 + 1) \times T5 \text{ clock}$$

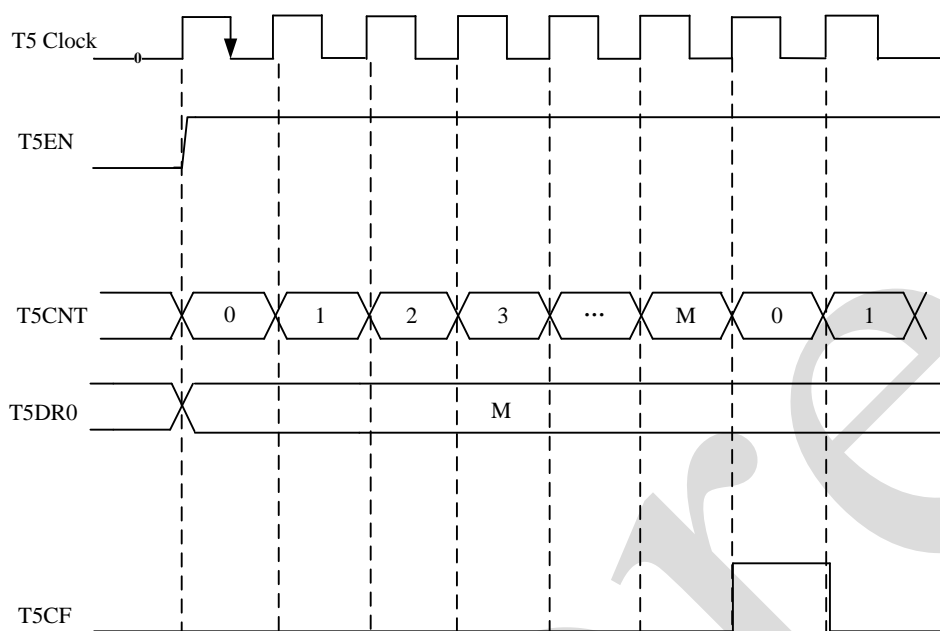


图 12.5.1 定时器/计数器框图

12.5.3 单脉冲 PWM 模式

以通道 1 为例，在单脉冲模式下，计数器在 T5EN 置位且 PWMEN 置位后开始工作，此时 PWM 波输出为高电平（不反相输出情况下）。当计数器计数值等于 (T5DR1-1) 时，PWM 波输出翻转为低电平；当计数器计数值等于 T5DR0 时，PWMEN 位硬件复位为 0，且计数器清零并停止计数。

该定时器包含重载功能。当 T5EN 为 “0”，定时器处于关闭时，此时写入的计数周期值会立即加载到 T5DR0 周期寄存器当中，作为计数器的溢出周期，而写入的通道占空比值会立即加载到对应的 T5DRn 占空比寄存器中；而在 T5EN 为 “1”，定时器正常工作时，则会先将 PWM 周期值存入对应的缓存寄存器当中，等到下一次 PWM 周期溢出后将缓存寄存器当中的 PWM 周期值加载到 T5DR0，各个通道的占空比值加载到对应的 T5DRn 占空比寄存器中。

$$\text{PWM 周期} = (\text{T5DR0} + 1) \times \text{T5 Clock}$$

$$\text{PWM 占空比} = (\text{T5DRn}) \times \text{T5 Clock};$$

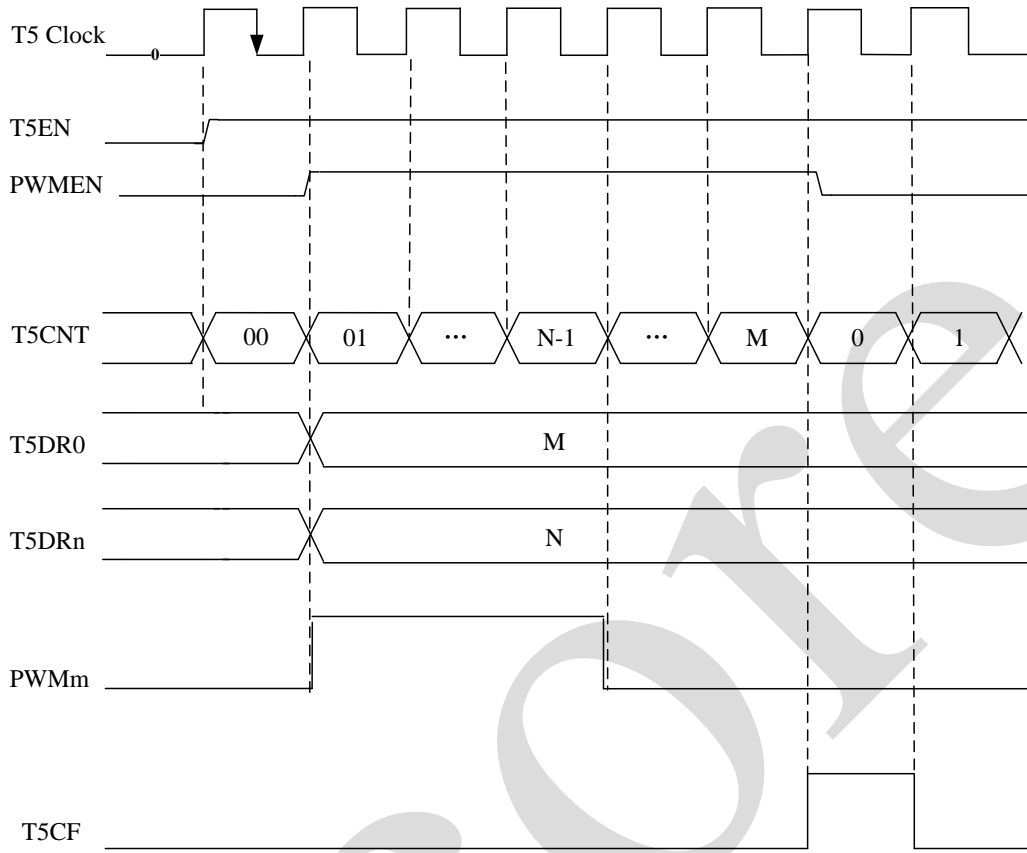


图 12.5.2 单脉冲 PWM 时序图 1

注：图中 $n=1, 2, 3, 4, 5, 6$ ，依次对应 $m=A, B, C, D, E, F$ ；T5CF 标志需手动清“0”。

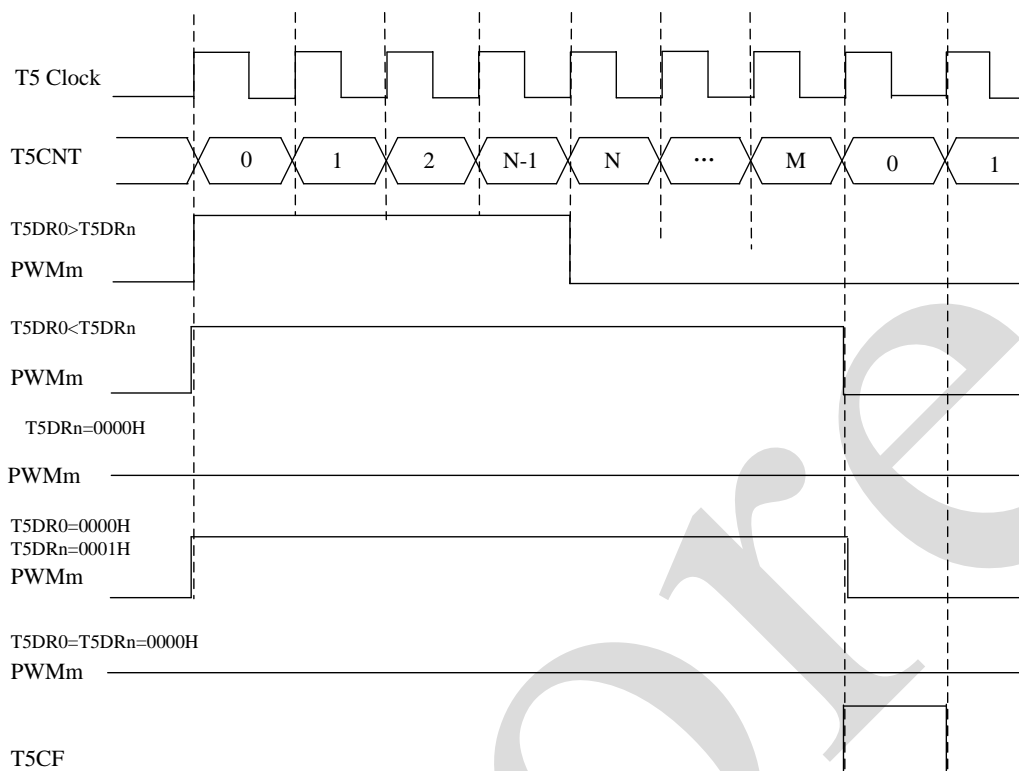


图 12.5.3 单脉冲 PWM 时序图 2

注：图中 $n=1, 2, 3, 4, 5, 6$ ，依次对应 $m=A, B, C, D, E, F$ ；T5CF 标志需手动清“0”。

12.5.4 多脉冲 PWM 模式

以通道 1 为例，在多脉冲输出模式下，计数器在 T5EN 置位后就开始工作，不反相输出情况下（即 PWME 为 0），PWM 波输出高电平；每次计数值与 $(T5DR1-1)$ 相等时，PWM 波输出翻转为低电平；每次计数值与 T5DR0 相等时，PWM 波输出再次翻转为高电平，产生匹配中断 T5CF 并清除计数值。

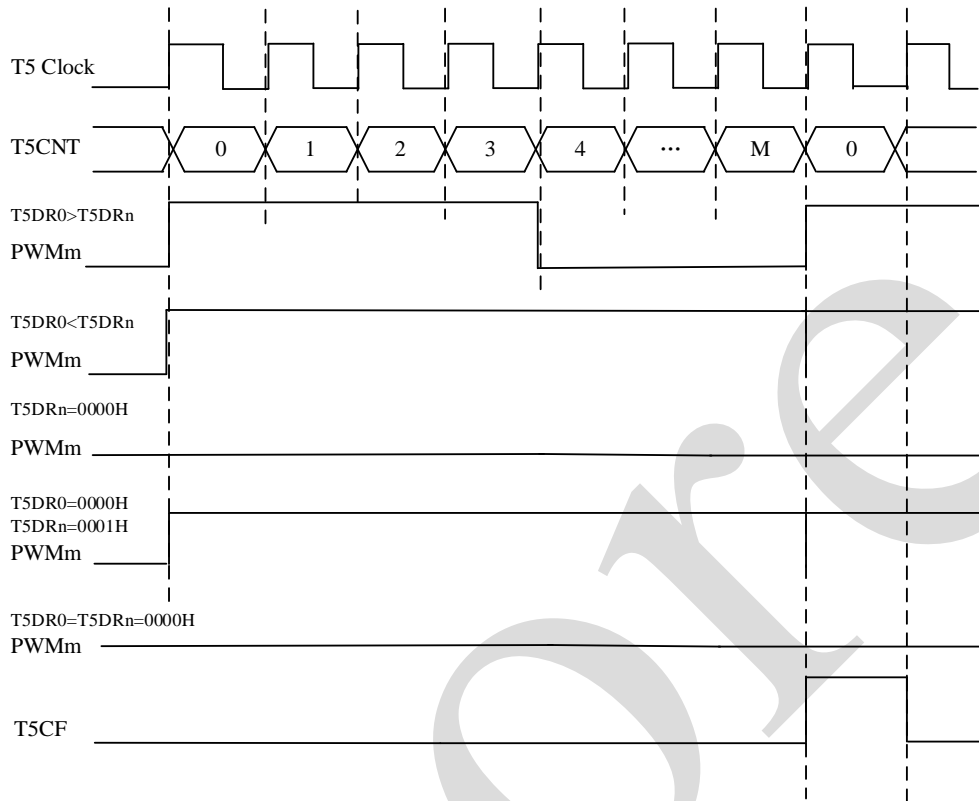


图 12.5.4 多脉冲 PWM 时序图

注：图中 $n=1, 2, 3, 4, 5, 6$ ，依次对应 $m=A, B, C, D, E, F$ ；T5CF 标志需手动清“0”。

12.5.5 互补输出

该定时器一共有 6 路 PWM 输出。当选择独立输出时，输出的 6 路 PWM 波信号由各自的占空比控制寄存器控制其占空比，周期相同，都由周期寄存器控制。当选择互补输出时，通道 1、2，通道 3、4，通道 5、6 分别组成 3 组互补输出，此时通道 2、4、6 的占空比控制寄存器为对应互补信号的死区宽度大小寄存器，并分别输出通道 1、3、5 输出信号的互补信号。

以通道 1、2 为例，当打开互补输出使能位 P2MS，通道 2 的波形是通道 1 的互补波形，即此时的通道 2 的占空比寄存器不再控制该通道 PWM 的输出。

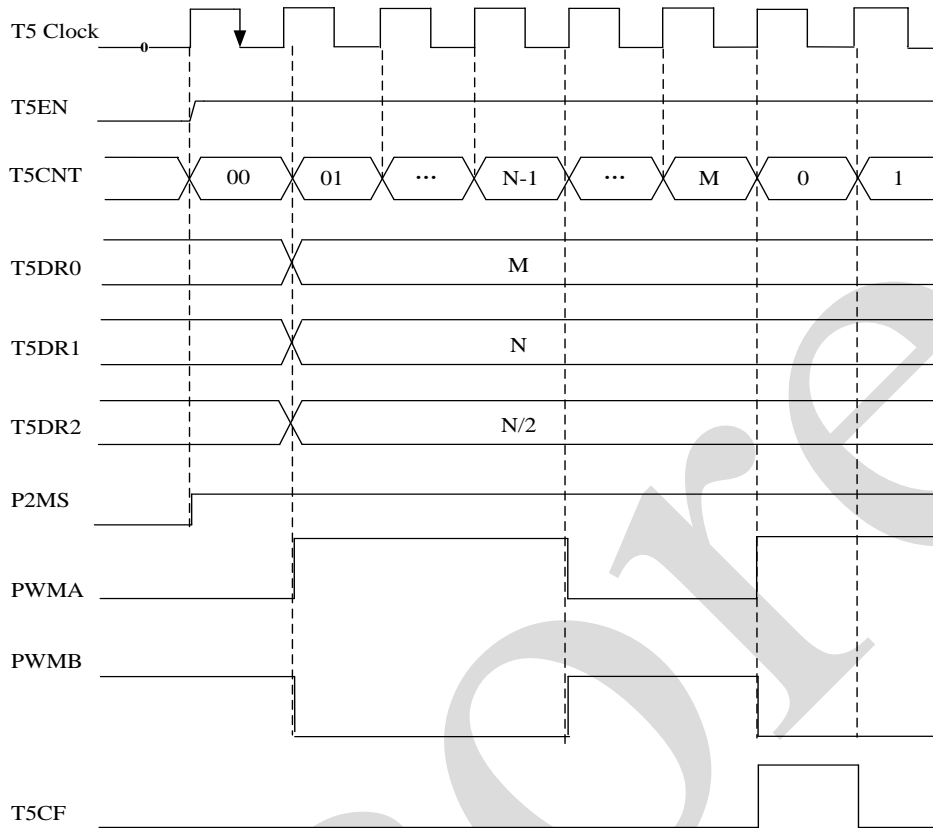


图 12.5.5 互补输出示例

注: T5CF 标志需手动软件写“0”清零。

12.5.6 死区控制

以通道 1、2 为例: 当配置定时器输出插入死区使能位 C12DE, 配置通道 1、2 输出死区插入边沿控制位 C12DS 来选择插入死区边沿, 设置 T5DR2L 寄存器为插入死区宽度大小。

(死区宽度寄存器为开启互补后的 T5DR2L, T5DR4L, T5DR6L)

其中死区宽度算法如下:

假设 DT 表示其死区宽度, Tck 为当前系统时钟, T5DR2L 为死区宽度寄存器

$$T5DR2L [7:5] = 0xx \Rightarrow DT = T5DR2L [7:0] \times Tck \quad (D1)$$

$$T5DR2L [7:5] = 10x \Rightarrow DT = (64 + T5DR2L [5:0]) \times (Tck \times 2) \quad (D2)$$

$$T5DR2L [7:5] = 11x \Rightarrow DT = 0 \times Tck (D3)$$

举例: 若当前 Tck 为 62.5ns (16MHz), 可能的死区时间为:

T5DR2L [7:0] = 0h 到 7Fh, 0 到 7937.5ns, 步长时间为 62.5ns (参考 D1)

T5DR2L [7:0] = 80h 到 BFh, 8μs 到 15875ns, 步长时间为 125ns (参考 D2)

T5DR2L [7:0] = C0h 到 FFh, 无死区 (参考 D3)

以下是死区宽度小于占空比时, 在原波形的上升沿和下降沿插入死区后的输出波形 PWMA 和其互补波形 PWMB。

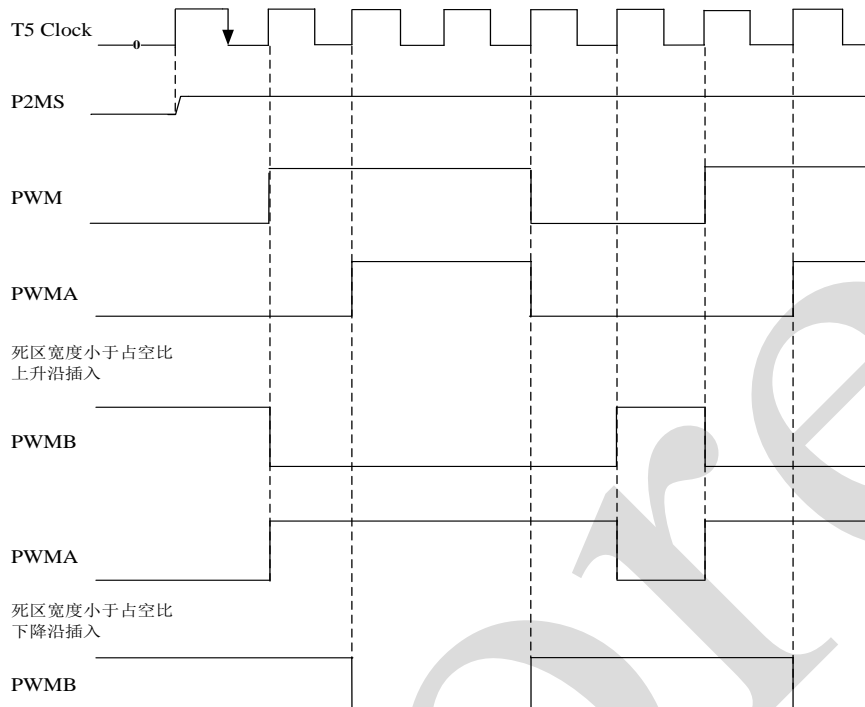


图 12.5.6 死区宽度示例（死区宽度小于占空比）

以下是死区宽度大于占空比时，在原波形 PWM 的上升沿和下降沿插入死区后的输出波形。其中上升沿插入波形与 PWM 同向，而下降沿插入的波形则是 PWM 的互补波形。

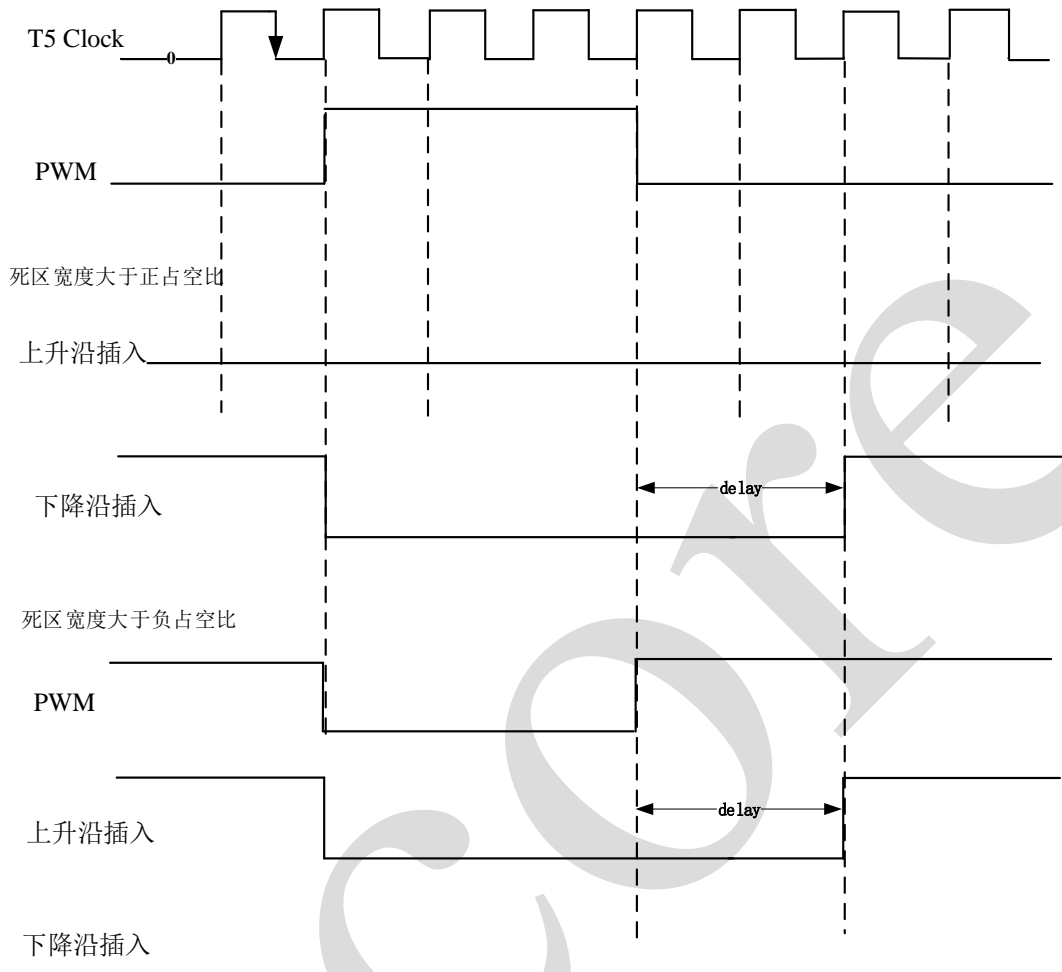


图 12.5.7 死区宽度示例 (死区宽度大于占空比)



13 WDT

13.1 特性

该基于 8051 外设总线的 8 位 WDT (看门狗定时器) 用于防止由于程序错误或硬件部件冲突造成的系统死机, 其通过产生的看门狗复位信号使系统复位, 从而使系统恢复至正常状态。该 WDT 也可配置为一个可以产生中断信号的定时器。其顶层包括一个 WDT 复位信号输出端口及一个 WDT 中断标志信号输出端口, 用于 WDT 复位及 WDT 中断服务。其内部计数器的计数时钟源及溢出边界由用户配置。看门狗计数器 (WDTCNT) 上溢时, 根据用户的配置, 产生 WDT 复位信号或产生 WDT 中断信号。

- 可配置看门狗计数器的溢出时间
- 可选择 f_{sys} 的分频时钟或 LIRC 作为看门狗计数器的驱动时钟
- 可根据用户配置, 使能看门狗复位功能, 或只使其作为一个独立运行的定时器
- 支持由程序进行“喂狗”操作, 即软件清零看门狗计数器

13.2 功能框图

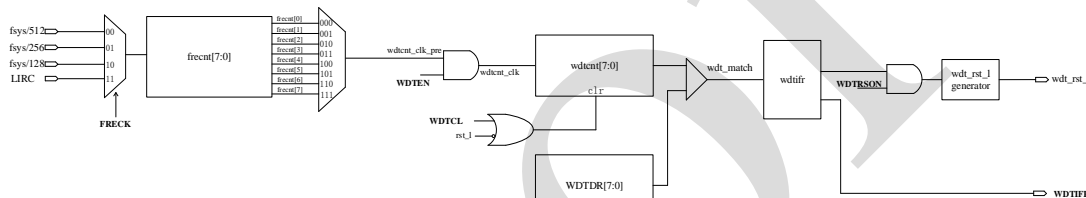


图 13.2.1 看门狗定时器功能框图

13.3 寄存器列表

表 13.3.1 WDT 寄存器列表

名称	地址	描述	初值
WDTDR	8AH	WDT 溢出值寄存器	FFH
WDTCNT	8AH	WDT 计数器	00H
FRECR	8EH	WDT 预分频控制寄存器	01H
FRECNT	8FH	WDT 预分频计数器	00H
WDTCR	92H	WDT 控制寄存器	00H

13.4 寄存器说明

表 13.4.1 WDTDR WDT 溢出值寄存器

Bit	7	6	5	4	3	2	1	0
Name	WDTDR[7:0]							
R/W	W	W	W	W	W	W	W	W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7-0	WDTDR[7:0]	WDT 数据寄存器 设置计数周期, 当 WDTCNT 计数到预置的 WDTDR 时溢出



表 13.4.2 WDT CNT WDT 计数器

Bit	7	6	5	4	3	2	1	0
Name	WDT CNT[7:0]							
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	WDT CNT[7:0]	WDT 计数器 读 WTDTR 返回 WDT CNT 计数值

表 13.4.3 FRECR WDT 预分频控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	FRECK[1:0]		-	FRECLR	FRESEL[2:0]		
R/W	-	R/W	R/W	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	1

位	字段	描述
6-5	FRECK[1:0]	预分频器时钟选择控制位 00: $f_{sys}/512$ 01: $f_{sys}/256$ 10: $f_{sys}/128$ 11: f_{LIRC}
3	FRECLR	预分频软件清零 0: 无影响 1: 预分频计数器清零 (一个时钟周期后该位自动复位)
2-0	FRESEL[2:0]	预分频器分频控制位 000: 2 分频 001: 4 分频 (默认) 010: 8 分频 011: 16 分频 100: 32 分频 101: 64 分频 110: 128 分频 111: 256 分频

表 13.4.4 FRECNT WDT 预分频计数器

Bit	7	6	5	4	3	2	1	0
Name	FRE CNT[7:0]							
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	FRE CNT[7:0]	预分频计数器



表 13.4.5 WDT/CRWDT 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	WDTEN	WDTRSON	WDTCL	-	-	-	-	WDTIFR
R/W	R/W	R/W	R/W	-	-	-	-	R/W0
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	WDTEN	WDT 使能 0: 除能 1: 使能
6	WDTRSON	WDT 工作模式选择 0: WDT 模块作为 8-bit 独立运行定时器 1: WDT 模块产生复位信号
5	WDTCL	WDT 计数器清零控制位 0: 无影响 1: WDT 计数器清零 (一个时钟周期后该位自动复位)
0	WDTIFR	WDT 中断标志位 0: 没有中断产生 1: 产生 WDT 中断 该标志位置位后软件写“0”清零

13.5 功能说明

13.5.1 看门狗复位模式

该看门狗定时器 (WDT) 可以将因程序错误或硬件冲突造成的系统死机通过复位的方式解除。其实现方式为, 若未在一段时间内对 WDT 进行“喂狗”操作, WDT 会产生 WDT 低电平复位信号, 用于系统复位。

WDT 计数器会根据用户的配置进行递增计数, 每当 WDTCNT 溢出时, 根据用户的配置决定是否生成复位信号, 计数器在计数过程中, 可以由程序进行“喂狗”操作, 使计数器清 0 并重新从零向上递增计数。计数器的驱动时钟及溢出边界由用户进行配置, “喂狗”操作则由用户编写的程序执行。

其中, WDTCNT 的溢出时间由 FRESSEL 所选的分频时钟与 WDTDR 内的数值决定。

计算公式为:

$$\text{WDTCNT 溢出时间} = \text{分频时钟周期} \times (\text{WDTDR value} + 1)$$



下图为 WDTRSON 使能时, WDT 复位功能时序图。

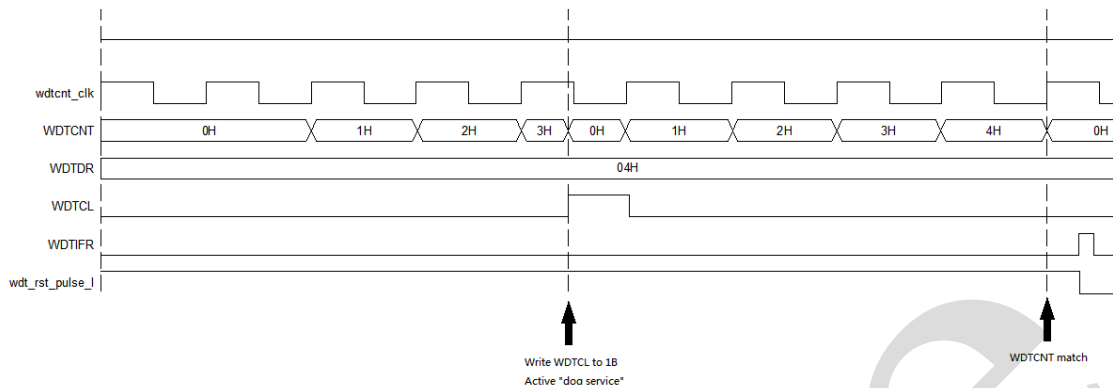


图 13.5.1 WDT 复位功能时序图

wdtcnt_clk 为 WDCNT 驱动时钟, 其会驱动 WDCNT 计数寄存器进行计数。当 WDTEN 使能后, WDCNT 在 wdtcnt_clk 的驱动下开始递增计数, 若在计数过程中对 WDTCL 写 1 (喂狗) 操作, 则 WDTCL 信号置起且 WDCNT 清 0, 图中 WDTCL 信号会在 1 个周期后被硬件清 0, 之后 WDCNT 会在 wdtcnt_clk 的驱动下重新开始向上递增计数。当计数器溢出后 (计数至 WTDTR 的值, 图中为 04H)。会产生 WDT 中断标志信号 WDTIFR, 此时若使能了 WDTRSON, 则会产生 WDT 低电平有效复位信号 (wdt_rst_l), 其会对系统进行复位。

13.5.2 看门狗定时器模式

当 WDTRSON 未使能时, WDT 为一个计数器, 其功能如下图所示

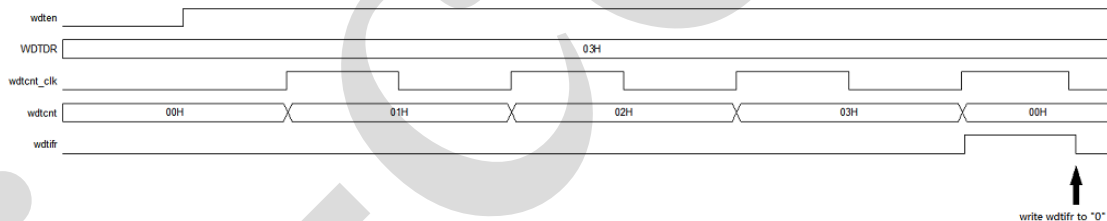


图 13.5.2 WDT 计数功能时序图

wdtcnt_clk 为 WDCNT 驱动时钟, 其会驱动 WDCNT 计数寄存器进行计数。当 WDTEN 使能后, WDCNT 会在 wdtcnt_clk 的驱动下开始递增计数, 若未使能 WDTRSON 控制位, 则 WDT 会作为一个定时器运行, 当计数器溢出时 (计数至 WTDTR 的值)。会产生 WDT 中断标志信号 WDTIFR。

其中, WDCNT 的溢出时间由 FRESEL 所选的分频时钟与 WTDTR 内的数值决定。

计算公式为:

$$\text{WDCNT 溢出时间} = \text{分频时钟周期} \times (\text{WTDTR value} + 1)$$



14 UART2

14.1 特性

通过两个引脚与其他设备连接在一起, UART 双向通讯需要两个引脚: 接收数据输入引脚 (RX2) 和发送数据输出引脚 (TX2), UART 采用过采样技术来区别数据和噪声从而恢复数据。

- 全双工异步串行通信
- 具有高精度波特率产生模块, 波特率可编程且支持波特率微调
- 可配置 8bit 或 9bit 数据长度, 可配置 1 或 2 个停止位
- 单独的发送和接收使能控制
- 支持多处理器通信
- STOP 模式下 RX 引脚唤醒
- 支持软件复位操作

14.2 功能框图

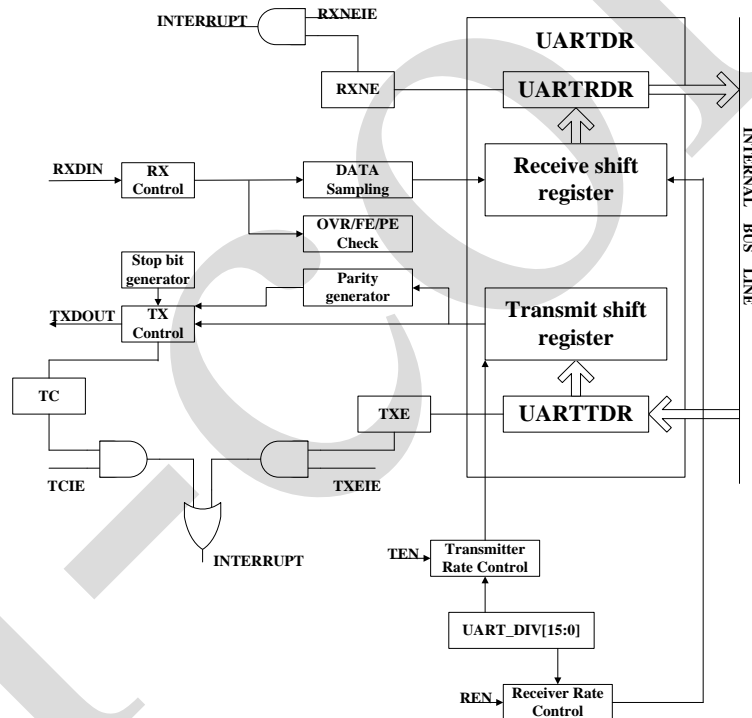


图 14.2.1UART 原理框图



14.3 寄存器列表

表 14.3.1UART 寄存器列表

名称	地址	描述	初值
UART2CR1	C9H	UART2 控制寄存器 1	00H
UART2CR2	CAH	UART2 控制寄存器 2	00H
UART2CR3	CBH	UART2 控制寄存器 3	00H
UART2DR	CCH	UART2 数据寄存器	00H
UART2SR	CDH	UART2 状态寄存器	C0H
UART2BRR1	CEH	UART2 波特率控制寄存器 1	00H
UART2BRR2	CFH	UART2 波特率控制寄存器 2	00H

14.4 寄存器说明

表 14.4.1UARTnCR1(n=2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	PCEN	PS	M	RWU	RWUF	PIEN
R/W	-	-	R/W	R/W	R/W	R/W	R/W0	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
5	PCEN	奇偶校验控制使能 0: 奇偶校验控制除能 1: 奇偶校验控制使能
4	PS	奇偶校验选择 0: 偶校验 1: 奇校验
3	M	选择帧数据长度 0: 8 bit 1: 9 bit
2	RWU	静默模式使能 0: 接收器处于正常工作模式 1: 接收器处于静默模式
1	RWUF	接收唤醒标志 0: 静默模式下接收到的地址不匹配 1: 静默模式下接收到的地址匹配
0	PIEN	校验中断使能 0: 中断被禁止 1: 当 UARTSR 中的 PE 为 1 时, 产生 UART 中断



表 14.4.2 UARTnCR2(n=2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	TIEN	TCIEN	RIEN	WAKEIE	TEN	REN	UARTEN	-
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	TIEN	发送中断使能 0: 中断被禁止 1: 当 UARTSR 中的 TXE 为 1 时, 产生 UART 中断
6	TCIEN	发送完成中断使能 0: 中断被禁止 1: 当 UARTSR 中的 TC 为 1 时, 产生 UART 中断
5	RIEN	接收中断使能 0: 中断被禁止 1: 当 UARTSR 中的 OVR 或者 RXNE 为 1 时, 产生 UART 中断
4	WAKEIE	UART 在 STOP 模式唤醒中断使能 0: 唤醒中断被禁止 1: 当 WAKE 置位时请求中断
3	TEN	发送使能 0: 发送被禁止 1: 发送被使能
2	REN	接收使能 0: 接收被禁止 1: 接收被使能
1	UARTEN	UART 模块使能 0: 除能 1: 使能

表 14.4.3 UARTnCR3(n=2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADDR3	ADDR2	ADDR1	ADDR0	-	STOP	T8	R8
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-4	ADDR[3:0]	UART 从机地址
2	STOP	停止位选择 0: 1 个停止位 1: 2 个停止位
1	T8	发送数据位 8 0: 发送数据为 0 1: 发送数据为 1
0	R8	接收数据位 8



	0: 接收数据为 0 1: 接收数据为 1
--	--------------------------

表 14.4.4 UARTnDR(n=2) 寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTDR[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTDR[7:0]	UART 数据寄存器

表 14.4.5 UARTnSR(n=2) 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TXE	TC	RXNE	WAKE	SOFTRST	OVR	FE	PE
R/W	R	R	R/W0	R/W0	R/W	R/W0	R/W0	R/W0
POR	1	1	0	0	0	0	0	0

位	字段	描述
7	TXE	发送数据寄存器空 0: 数据还没有被转移到移位寄存器 1: 数据已经被转移到移位寄存器
6	TC	发送完成 0: 发送还未完成 1: 发送完成
5	RXNE	接收数据寄存器非空 0: 数据没有收到 1: 收到数据, 可以读出
4	WAKE	UART 唤醒中断标志位 0: 没有唤醒中断产生 1: 产生唤醒中断
3	SOFTRST	UART 软件复位 0: 无操作 1: 复位 UART
2	OVR	溢出错误 0: 没有溢出错误 1: 检测到溢出错误
1	FE	帧错误 0: 没有检测到帧错误 1: 检测到帧错误
0	PE	奇偶检验错误 0: 没有检测到奇偶校验错误 1: 检测到奇偶校验错误



表 14.4.6 UARTnBRR1(n=2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTBRR1[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTBRR1[7:0]	UARTn 波特率控制寄存器 1

表 14.4.7 UARTnBRR2(n=2)寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTBRR2[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	UARTBRR2[7:0]	UARTn 波特率控制寄存器 2

14.5 功能说明

14.5.1 数据格式

UART 通过 TX 引脚发送数据，由 RX 引脚接收数据。数据可以由 UARTCR1 中的 M 控制位选择 8bit 或 9bit 数据格式，具有可编程的奇偶校验使能位和可编程的停止位个数。

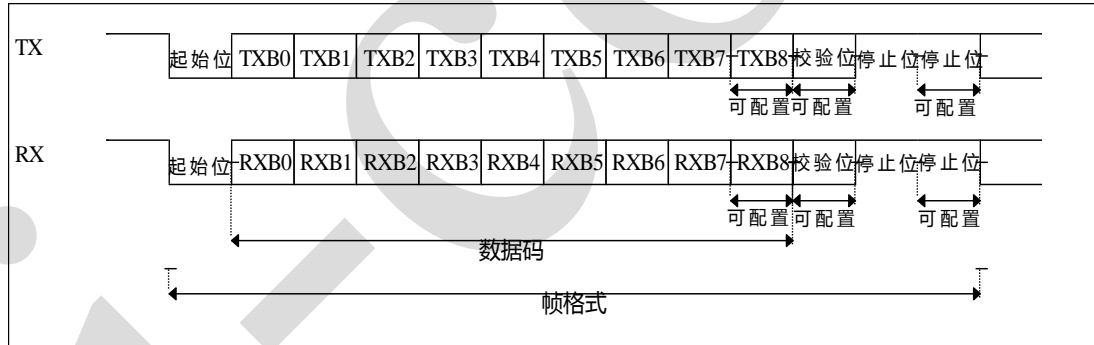


图 14.5.1 UART 数据格式图

14.5.2 发送器

发送器根据 M 位的状态发送 8 位或 9 位的数据字。当 M 位置 1，字长为 9 位，并且第九位 (MSB) 应该写入寄存器 UARTCR1 的 T8 位，当发送使能位 (TEN) 被设置时，发送移位寄存器中的数据在 TX 脚上输出。

14.5.3 接收器

UART 可以接收 8 位或 9 位的数据字。如果 M 位置 1，字长为 9 位，其中 MSB 存放在寄存器 UARTCR1 的 R8 位，在 UART 接收期间，数据的最低有效位首先从 RX 脚移进。在此模式里，UARTDR 寄存器有一个缓冲器，位于内部总线和接收移位寄存器之间。



14.5.4 高精度波特率发生器

接收器和发送器的波特率可按照下面的公式来设置:

$$\text{Baud rate} = \frac{f_{\text{SYS}}}{16 * (1024 - \text{UARTBD}) + \text{Fraction}}$$

UARTBD = UARTBRR2[5:4]+UARTBRR1[7:0]

Fraction = UARTBRR2[3:0]

例: $f_{\text{SYS}}=16\text{MHz}$, 需要得到 115200Hz 的波特率, UARTBD 和 Fraction 值计算方法如下:

$16000000/115200/16 = 8.6805$

UARTBD = 1024 - 8 = 1016

由 BaudRate 计算公式: $115200 = 16000000/(16 \times 8 + \text{Fraction})$

得到: Fraction = 10.88 ≈ 11

$10'd1016 = 10'h3F8$, $10'd11=8'hB$; 故 UARTBRR1 = F8H, UARTBRR2 = 3BH

波特计数器会在对寄存器 BRR1 写入新值时更新为新的波特率寄存器值, 应当在写寄存器 BRR1 前, 先写寄存器 BRR2。

表 14.5.1 波特率设置举例

Baud Rate	$f_{\text{SYS}}=16\text{MHz}$			$f_{\text{SYS}}=8\text{MHz}$		
	UARTBRR1	UARTBRR2	ERROR	UARTBRR1	UARTBRR2	ERROR
2400	0x60	0x2A	0.01%	0x30	0x35	0.01%
4800	0x30	0x35	0.01%	0x98	0x33	-0.02%
9600	0x98	0x33	-0.02%	0xCC	0x31	0.04%
14.4k	0xBB	0x37	0.01%	0xDE	0x3C	-0.08%
19.2k	0xCC	0x31	0.04%	0xE6	0x31	-0.08%
28.8k	0xDE	0x3C	-0.08%	0xEF	0x36	-0.08%
38.4k	0xE6	0x31	-0.08%	0xF3	0x30	0.16%
57.6k	0xEF	0x36	-0.08%	0xF8	0x3B	-0.08%
115.2k	0xF8	0x3B	-0.08%	0xFC	0x35	0.64%
230.4k	0xFC	0x35	0.64%	0xFE	0x33	-0.79%

14.5.5 奇偶校验

奇偶校验控制(发送时生成一个奇偶位, 接收时进行奇偶校验)可以通过设置 UARTCR1 寄存器上的 PCEN 位而激活。此时数据帧的格式为:

|起始位|8/9 位数据|奇偶校验位|1/2 位停止位

接收模式: 如果奇偶校验失败, UARTSR 寄存器中的 PE 标志被置“1”, 并且如果 UARTCR1 寄存器的 PIEN 在被预先置 1 的话, 会产生中断。

发送模式: 如果 UARTCR1 的 PCEN 位被置位, 则在数据的 MSB 位发送后, 将校验位发送出去(根据 PS 值来选择偶校验还是奇校验), 之后再发送停止位。



14.5.6 多处理器通讯

在多处理器配置中, 只有被寻址的接收者被激活, 才接收随后的数据, 这样就可以减少由未被寻址的接收器的参与带来的多余的 UART 服务开销。

多处理器通信模式下, 未被寻址的设备处于静默模式。在静默模式里:

- 任何接收状态位都不会被设置
- 所有接收中断被禁止
- UARTCR1 寄存器中的 RWU 位被置 1

在多处理器通信模式里, 如果数据 MSB 位是 1, 该字节被认为是地址, 否则被认为是数据。在一个地址字节中, 目标接收器的地址被放在 4 个 LSB 中。这个 4 位地址被接收器同它自己地址做比较, 接收器的地址被编程在 UARTCR2 寄存器的 ADDR 位域中。

14.5.7 标志位

- 发送缓冲器空标志 (TXE)

当 UARTDR 寄存器中的数据被硬件转移到移位寄存器的时候, 该位被硬件置位。如果 TIEN 位为 1, 则产生中断, 对 UARTDR 寄存器的写操作会使该位清零。

- 接收缓冲器非空 (RXNE)

当移位寄存器中的数据被转移到 UARTRDR 寄存器中时该位被硬件置位, 如果 RIEN 为 1 则产生中断, 软件写零清零该标志位。

- 发送完成标志位 (TC)

当一帧数据发送完毕后由硬件将该位置位, 若 TCIEN 置位则产生中断, 对 UARTDR 寄存器的写操作会清零该标志位。

- 接收唤醒标志位 (RWUF)

当 UART 处于静默模式且接收到的地址和设定的本机地址匹配时硬件置位该标志位, RWUF 置位后若下一个接收到的地址不匹配或者 RWU 清零时硬件自动清零 RWUF, RWUF 也可以软件写零清零。

- 溢出标志位 (OVR)

当 RXNE=1 且接收到的下一个数据准备写入到 UARTRDR 寄存器时 OVR 标志位被硬件置位, OVR 置位后所有之后传送的字节都被丢弃, 软件写零清除该标志位。

- 帧错误标志位 (FE)

当检测到错误的停止位时硬件自动置位 FE 标志位, 软件写零清除 FE 标志位。

- 奇偶检验错误标志位 (PE)

在接收模式下使能奇偶校验若出现奇偶校验错误硬件自动置位 PE, 若 PIEN 为 1 则产生中断, 软件写零清除该标志位。

- 唤醒标志位 (WAKE)

STOP 模式下 UART 检测到 RX 引脚拉低时置位 WAKE, 若 WAKEIE 置位则产生中断, 软件写零清除 WAKE 标志位。



14.5.8 中断

UART 共有 5 个中断触发源: TXE、TC、RXNE、PE 和 WAKE, 每个中断触发源都有单独的使能控制信号。

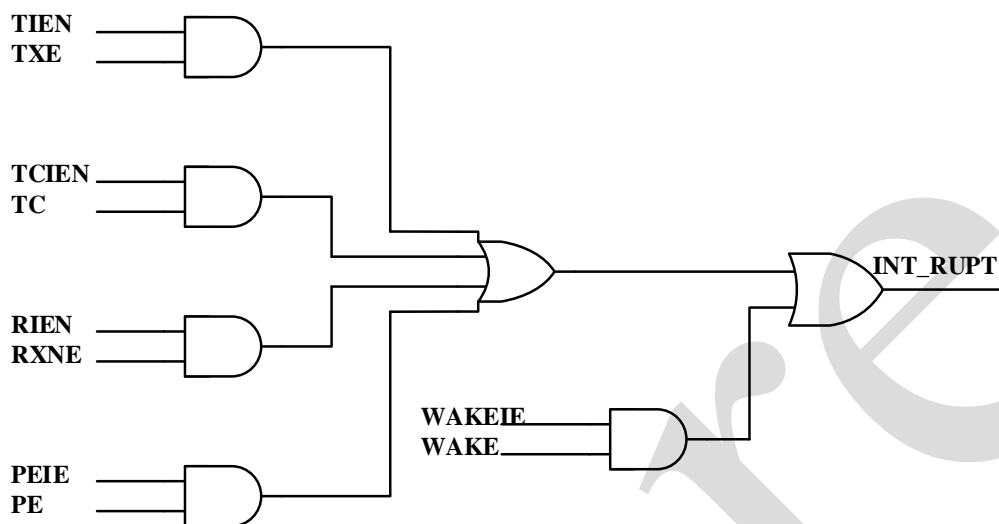


图 14.5.2 UART 中断框图

14.5.9 软件复位功能

UART 可置位 SOFTRST 来初始化 UART 模块, SOFTRST 控制位置位后硬件自动清零。

15 模数转换器 A/D

15.1 特性

该 A/D 可以将一个模拟信号的电压转换成为一个 12bit 的数字量。用于转换的电压可以从 14 路模拟输入通道中选择。用于 A/D 转换的时钟可配置为系统时钟或其分频时钟。1 个完成的转换需要 64 个周期。AD 转换完成后，转换完成标志位将置起，并产生 AD 中断。AD 转换结果会被存入 2 个 8 位的数据寄存器，存入上述 2 个寄存器的格式可配置。

- 转换结果为 12 位数字信号
- 拥有 14 个可选的模拟输入通道
- 参考电压可由程序配置为内部 VDD 或片内 VREF (4V/3V/2V)
- 拥有 AD 转换完成标志位 (AFLAG) 和 AD 中断 (ADCIFR)
- 可选择不同分频的时钟 (f_{sys} 、 $f_{sys}/2$ 、 $f_{sys}/8$ 、 $f_{sys}/16$)
- 可配置 2 种 AD 转换结果输出格式
- 可以选择内部 1/4VDD 作为模拟输入

15.2 功能框图

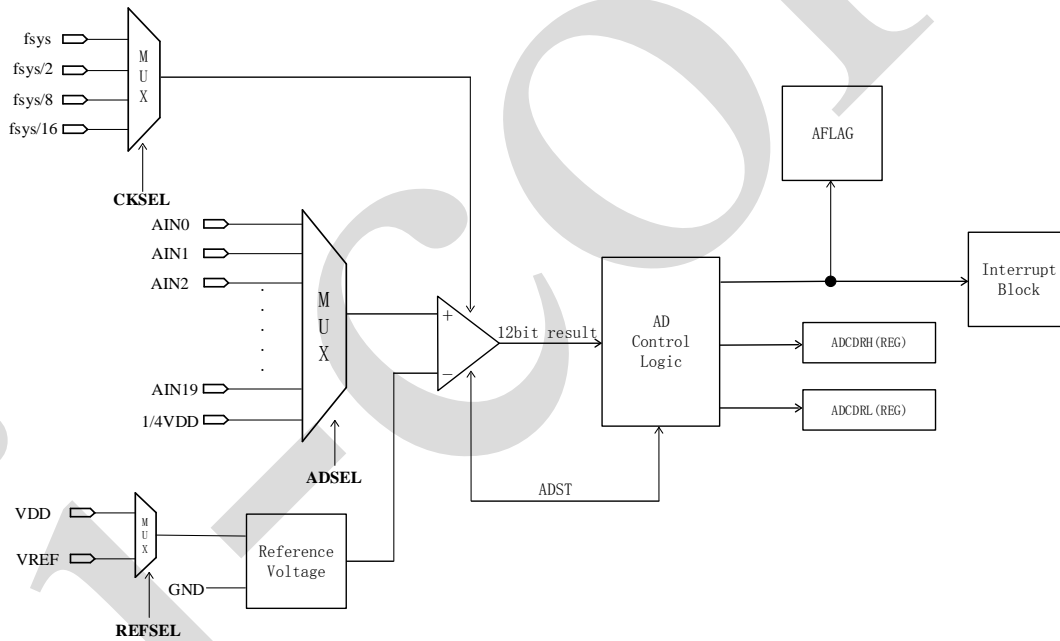


图 15.2.1AD 功能框图

15.3 寄存器列表

表 15.3.1AD 寄存器列表

名称	地址	描述	初值
ADCDRL	ADH	AD 转换结果寄存器低字节	xxH
ADCDRH	AEH	AD 转换结果寄存器高字节	xxH
ADCCRL	ABH	AD 控制寄存器低字节	00H
ADCCRH	ACH	AD 控制寄存器高字节	00H
ADT	F1H	AD 偏移误差校正寄存器	00H



15.4 寄存器说明

表 15.4.1 ADCRLAD 控制寄存器低字节

Bit	7	6	5	4	3	2	1	0
Name	STBY	ADST	REFSEL	ADSEL[4:0]				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	STBY	AD 模块使能控制位 0: 除能 1: 使能
6	ADST	AD 转换开始控制位 0: 无影响 1: 转换开始触发, 并且自动清 0
5	REFSEL	AD 基准电压选择控制位 0: 内部参考电压 VDD 1: 内部 VREF 模块提供参考电压
4-0	ADSEL[4:0]	AD 模拟输入通道选择位 00000: AN0 00001: 保留 00010: 保留 00011: 保留 00100: AN4 00101: AN5 00110: AN6 00111: 保留 01000: AN8 01001: AN9 01010: AN10 01011: AN11 01100: AN12 01101: 保留 01110: 保留 01111: AN15 10000: AN16 10001: AN17 10010: AN18 10011: AN19 10100: 内部 1/4VDD



表 15.4.2 ADCCRHAD 控制寄存器高字节

Bit	7	6	5	4	3	2	1	0
Name	ADCIFR	AFLAG	ADCVREFSEL[1:0]		-	ALIGN	CKSEL[1:0]	
R/W	R/W0	R/W1	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	ADCIFR	AD 中断标志位 (软件写“0”清零, 写“1”无影响) 0: 没有产生 AD 中断 1: 产生 AD 中断
6	AFLAG	AD 转换状态位 (软件写“1”清零, 写“0”无影响) 0: AD 转换进行中 1: AD 转换结束
5-4	ADCVREFSEL[1:0]	AD 内部 VREF 选择位 00: VDD 01: 4V 10: 3V 11: 2V
2	ALIGN	AD 转换结果保存格式选择 0: MSB 对齐, AD 转换结果保存格式为{ADCDRH[7:0], ADCDRL[7:4]} 1: LSB 对齐, AD 转换结果保存格式为{ADCDRH[3:0], ADCDRL[7:0]}
1-0	CKSEL[1:0]	AD 转换时钟选择控制位 00: f_{sys} 01: $f_{sys}/2$ 10: $f_{sys}/8$ 11: $f_{sys}/16$

注: 建议 AD 转换时钟最快不要超过 8MHz

表 15.4.3 ADCDRLAD 转换结果寄存器低字节

Bit	7	6	5	4	3	2	1	0
Name	ADDM3	ADDM2	ADDM1	ADDM0	-	-	-	-
	ADDL7	ADDL6	ADDL5	ADDL4	ADDL3	ADDL2	ADDL1	ADDL0
R/W	R	R	R	R	R	R	R	R
POR	X	X	X	X	X	X	X	X

位	字段	描述
7-4	ADDM[3:0]	MSB 对齐, AD 转换数据低 4 位
7-0	ADDL[7:0]	LSB 对齐, AD 转换数据低 8 位



表 15.4.4 ADCDRHAD 转换结果寄存器高字节

Bit	7	6	5	4	3	2	1	0
Name	ADDM11	ADDM10	ADDM9	ADDM8	ADDM7	ADDM6	ADDM5	ADDM4
	-	-	-	-	ADDL11	ADDL10	ADDL9	ADDL8
R/W	R	R	R	R	R	R	R	R
POR	X	X	X	X	X	X	X	X

位	字段	描述
7-0	ADDM[11:4]	MSB 对齐, AD 转换数据高 8 位
3-0	ADDL[11:8]	LSB 对齐, AD 转换数据高 4 位

表 15.4.5 ADT AD 偏移误差校正寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADTS1	ADTS0	-	ADSEL[4:0]				
R/W	W	W	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-6	ADST[1:0]	ADC 失调校正 10: GND 失调校正 11: VDD 失调校正
4-0	ADT	ADC 偏移误差校准位 00000: 无校正 00001: -1 ... 01111: -16 10000: +1 ... 11111: +16



16 LCD

16.1 特性

单片机通过设置 P00~P04 作为 COM 引脚，其它输出口作为 SEG 引脚，以驱动外部的液晶面板。LCD 驱动功能是由 LCDCR 寄存器来控制，另外，该寄存器可设置 LCD 的开启和关闭以及输出偏压值等功能，使得 COM 口输出 VDD/2 的电压，从而实现 1/2 bias LCD 的显示。

LCDCR 寄存器中的 SCOMEN 位是 LCD 驱动的主控制位，而 COMCR 寄存器中的 COMnEN 位设置 P04~P00 端口是否用于 LCD 驱动；作为 LCD 驱动的端口，可输出 VDD/2 电压。

- SCOM 工作电流四档位可调
- P00~P04 端口作为 COM 端口可通过 COMCR 寄存器独立控制

16.2 功能框图

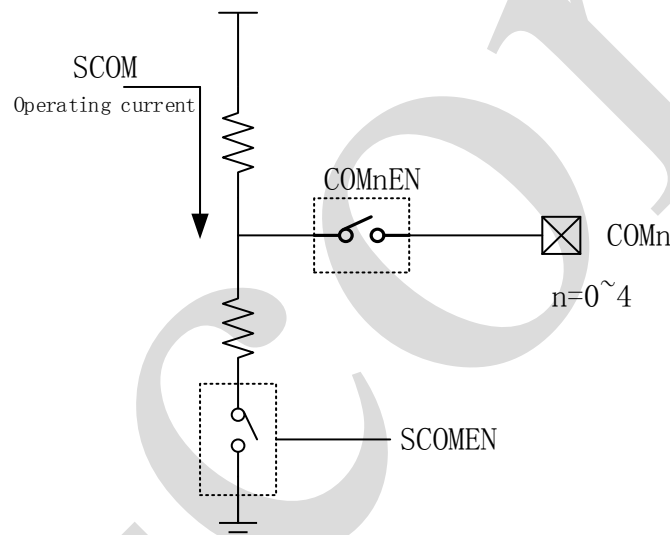


图 16.2.1 LCD 端口框图

16.3 寄存器列表

表 16.3.1 LCD 寄存器列表

名称	地址	描述	初值
COMCR	4159H	COM 控制寄存器	00H
LDCR	415DH	LCD 控制寄存器	00H

**16.4 寄存器说明**

表 16.4.1COMRCOM 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	COM4EN	COM3EN	COM2EN	COM1EN	COM0EN
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
4	COM4EN	P04 选择 GPIO 或 COM4 0: GPIO 1: COM
3	COM3EN	P03 选择 GPIO 或 COM3 0: GPIO 1: COM
2	COM2EN	P02 选择 GPIO 或 COM2 0: GPIO 1: COM
1	COM1EN	P01 选择 GPIO 或 COM1 0: GPIO 1: COM
0	COM0EN	P00 选择 GPIO 或 COM0 0: GPIO 1: COM

注: I/O 选择 COM 功能时, 该 I/O 自动设置为模拟输入口。

表 16.4.2LCDRLCD 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	SCOMEN	ISEL1	ISEL0	-	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	SCOMEN	SCOM 模块控制位 0: 除能 1: 使能
6-5	ISEL	SCOM 工作电流选择位 00: 25 μ A 01: 50 μ A 10: 100 μ A 11: 200 μ A



16.5 功能说明

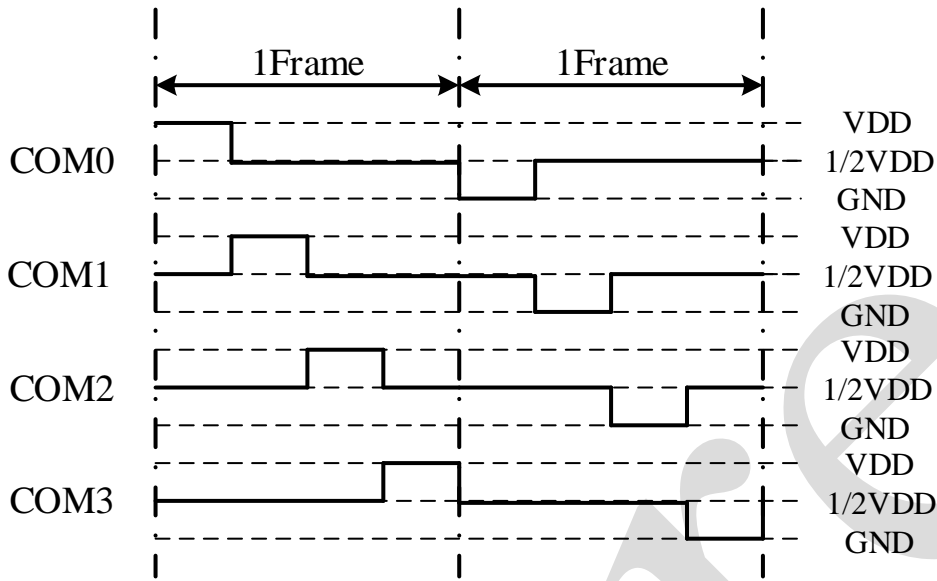


图 16.5.1LCD 输出示意图

表 16.5.11/2Bias LCD COM0-COM3 一轮扫描 COM&SEG 电平和显示关系

COM0	COM1	COM2	COM3	SEGN 点亮	SEGN 不亮
VDD	1/2VDD	1/2VDD	1/2VDD	GND	VDD
GND	1/2VDD	1/2VDD	1/2VDD	VDD	GND
1/2VDD	VDD	1/2VDD	1/2VDD	GND	VDD
1/2VDD	GND	1/2VDD	1/2VDD	VDD	GND
1/2VDD	1/2VDD	VDD	1/2VDD	GND	VDD
1/2VDD	1/2VDD	GND	1/2VDD	VDD	GND
1/2VDD	1/2VDD	1/2VDD	VDD	GND	VDD
1/2VDD	1/2VDD	1/2VDD	GND	VDD	GND

以 1/2 Bias 为例，用 P00 作为其中一个 COM 输出 3 级电压的设置步骤如下：

- 1、设置 LCDCCR = 80H：使能 1/2Bias 输出，设置内部最小的偏置电流
- 2、输出 VDD：依次设置 COMCR = 00H、P0 = 01H、P0IO = 01H
- 3、输出 1/2VDD：设置 COMCR = 01H
- 4、输出 GND：依次设置 P0 = 00H、COMCR = 00H



17 OPA

17.1 特性

芯片内置 1 个运算放大器，P44 为正输入端，P45 为负输入端，P43 为输出端。芯片的内置运放具有 2 种工作模式，正常模式和校正模式。寄存器 OPACR 的第 6 位 OPACFM 置“0”，运放进入正常工作模式。寄存器 OPACR 的第 6 位 OPACFM 置“1”，运放进入校正模式。在校正模式下，运放的正负端内部短路在一起，并连接至运放的正端或者负端（通过 OPACR 的第 5 位 OPARS 来选择）。校正模式的作用是将运放的失调电压调至最小。

校正模式工作流程：

- 1) 使能运放功能；
- 2) 设置运放进入校正模式；
- 3) 设置运放校正模式从正端输入或者负端输入，输入端不能悬空；
- 4) 将调节位 OPAFR[5:0]设置成中心值 20H，最大(00H)或最小(3FH)；
- 5) 延时一段时间，该时间和外部电容参数有关；
- 6) 读取运放输出；
- 7) 调节校正位自减 1(负失调)或者自加 1(正失调)；
- 8) 延时至少 100us；
- 9) 读取运放输出 OPAOUT，是否发生改变，如果没有改变，则继续执行步骤 7；
- 10) 读取值发生改变，调零结束，将 OPACFM 清零，进入正常工作模式。

17.2 寄存器列表

表 17.2.1 OPA 寄存器列表

名称	地址	描述	初值
OPACR	EFH	OPA 控制寄存器	00H
OPAFR	EEH	OPA 失调校正寄存器	20H

17.3 寄存器说明

表 17.3.1 OPACROPA 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPAOUT	OPACFM	OPARS	OPAEN	-	-	-	-
R/W	R	R/W	R/W	R/W	-	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	OPAOUT	校正模式下运放输出状态位 0: 正端电压低于负端电压 1: 正端电压高于负端电压
6	OPACFM	工作模式选择位 0: 运放工作在正常模式 1: 运放工作在校正模式
5	OPARS	校正模式输入端选择位 0: 校正模式负端输入



		1: 校正模式正端输入
4	OPAEN	OPA 使能 0: 除能 1: 使能

表 17.3.2 OPAFROPA 失调校正寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	OPAFR[5:0]					
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	0	0	0

位	字段	描述
5-0	OPAFR[5:0]	运放输入失调电压校正位 0x00~0x1F: 校准负失调 0x20: 无校准 0x21~0x3F: 校准正失调

范例:

```

OPACR = 0x50;           //校正模式
OPAFR = 0x3F;           //最大校准值
temp = OPACR & 0x80;
while((OPACR & 0x80) == temp)
{
    temp = OPACR & 0x80;
    OPAFR--;
}
OPACR = 0x10;           //正常模式
    
```



18 低电压检测模块 LVD

18.1 特性

低电压检测模块(LVD)用于对供电电压的检测,当供电电压低于用户配置的电压时,低电压侦测到标志位 LVDF 会置位。

- 该 LVD 支持 13 档低压检测点配置
- LVDF 标志位可生成中断信号

18.2 寄存器列表

表 18.2.1LVD 寄存器列表

名称	地址	描述	初值
LVDCR	86H	LVD 控制寄存器	00H

18.3 寄存器说明

表 18.3.1LVDCRLVD 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	LV DEN	-	-	LV DF	LV DSEL[3:0]			
R/W	R/W	-	-	R/W0	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LV DEN	LVD 使能位 0: 除能 1: 使能
4	LV DF	低电压状态标志位 (硬件置 1 后, 只能软件写 “0” 清零) 0: 非低电压状态 1: 低电压状态标志位
3-0	LV DSEL[3:0]	LVD 检测电压选择位 0000: 2.0V 0001: 2.1V 0010: 2.2V 0011: 2.32V 0100: 2.44V 0101: 2.59V 0110: 2.75V 0111: 2.93V 1000: 3.14V 1001: 3.38V 1010: 3.67V 1011: 4.0V 1100: 4.4V 其他: 保留



19 TOUCH

19.1 特性

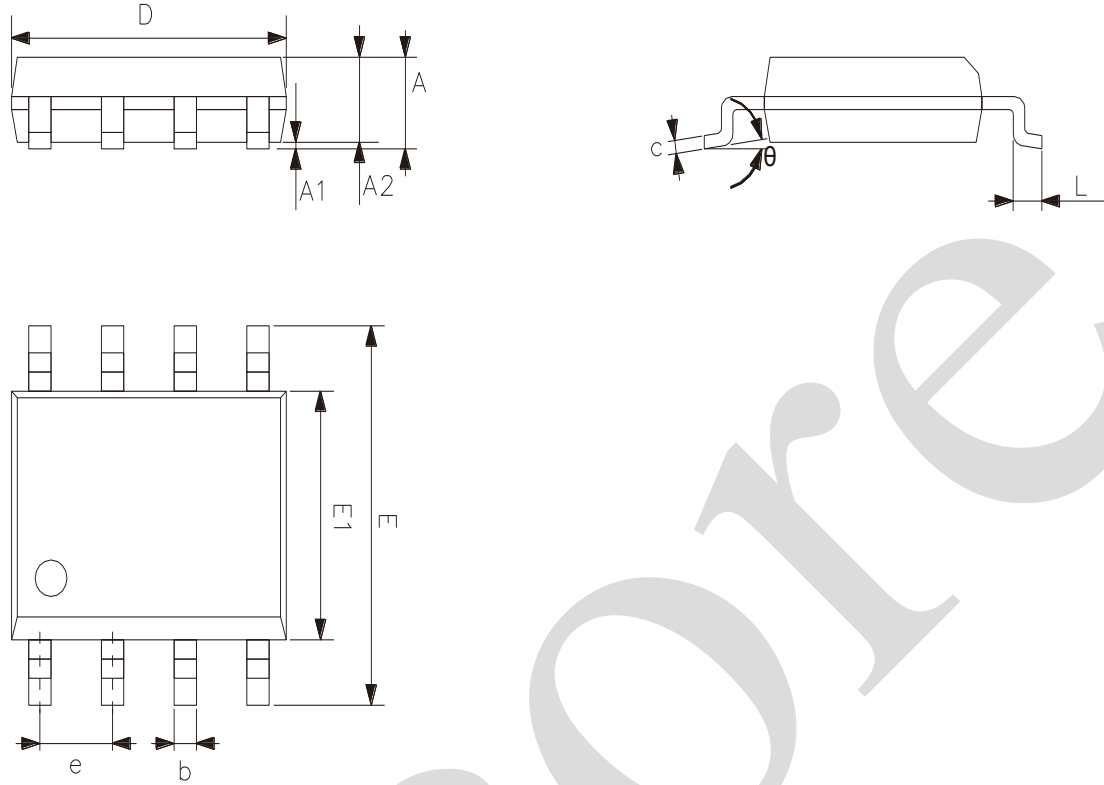
AiP8F3208 内部集成触摸按键检测电路, 通过电荷转移的方式 (CTC), 可将触摸按键引脚电容变化转变为内部计数值的变化, 从而实现对人体触摸的检测, 提供手势判断、行为决策的能力。

- 15 个按键通道
- 触摸按键检测模式
 - 电荷转移模式 (CTC)
- 一组 16-Bit 计数器
 - TKTMR
- 一组 16-Bit 捕捉计数器
 - TKDR
- 支持触摸按键中断
 - TOUCHF
 - TKTMROVF
- 多种功能配置
 - 按键充/放电时钟频率可选: $f_{sys} \sim f_{sys}/9$
 - TKTMR 计数模式可选: 定时器模式、计数器模式
 - 比较器参考电压可选: $(0.4/0.5/0.6/0.7) \times VDD$
 - 工作状态指示: 充电/放电
- 跳频配置
 - 可选触摸独立振荡器
 - 振荡器频率可微调, 自动跳频或手动



20 封装尺寸与外形图

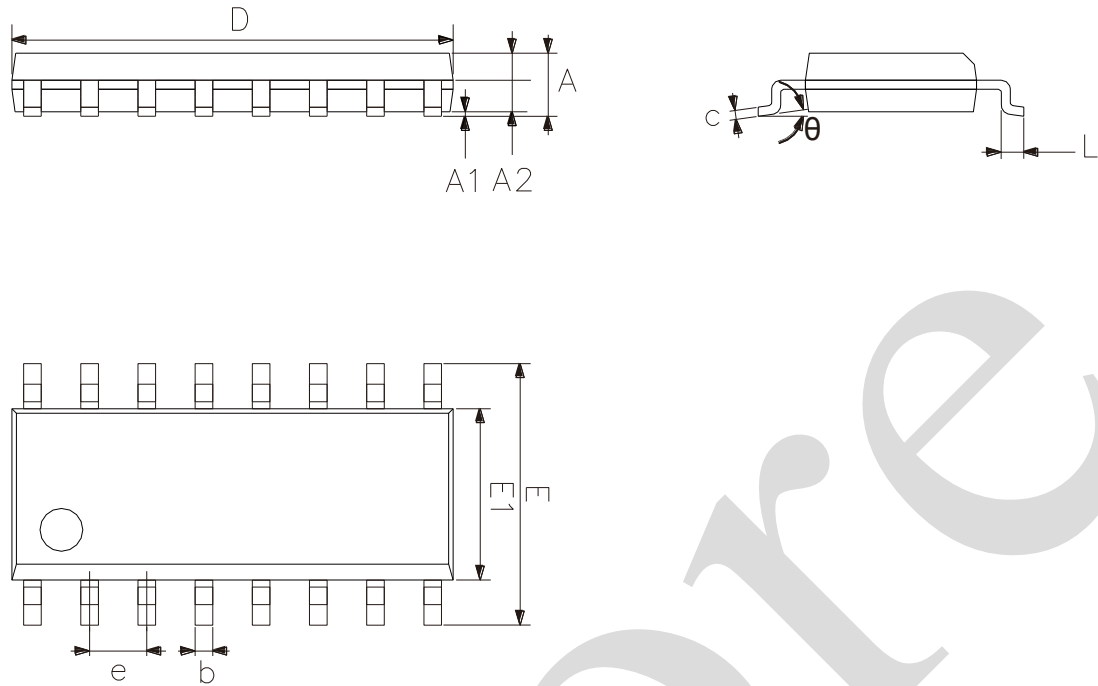
20.1 SOP8 外形图与封装尺寸



2023/12/A	Dimensions In Millimeters		
	Symbol	Min.	Max.
	A	1.35	1.80
	A1	0.05	0.25
	A2	1.25	1.55
	D	4.70	5.10
	E	5.80	6.30
	E1	3.70	4.10
	b	0.306	0.51
	c	0.19	0.25
	e	1.27	
	L	0.40	0.89
	θ	0°	8°



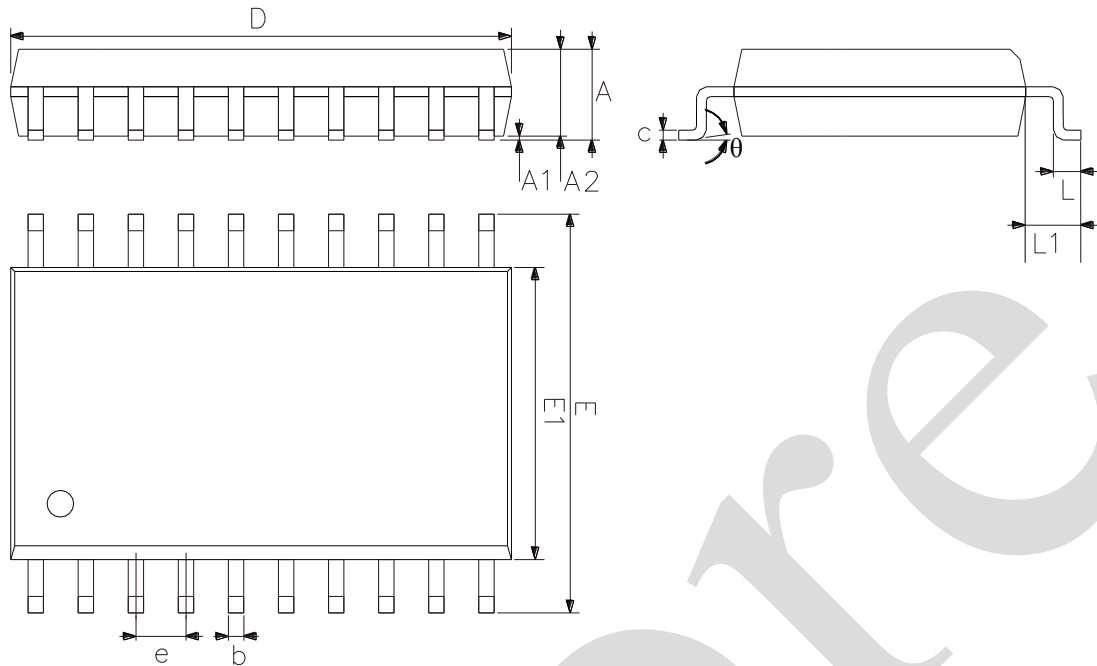
20.2 SOP16 外形图与封装尺寸



2023/12/A	Dimensions In Millimeters	
Symbol	Min.	Max.
A	1.35	1.80
A1	0.10	0.25
A2	1.25	1.55
b	0.33	0.51
c	0.19	0.25
D	9.50	10.10
E	5.80	6.30
E1	3.70	4.10
e	1.27	
L	0.35	0.89
θ	0°	8°



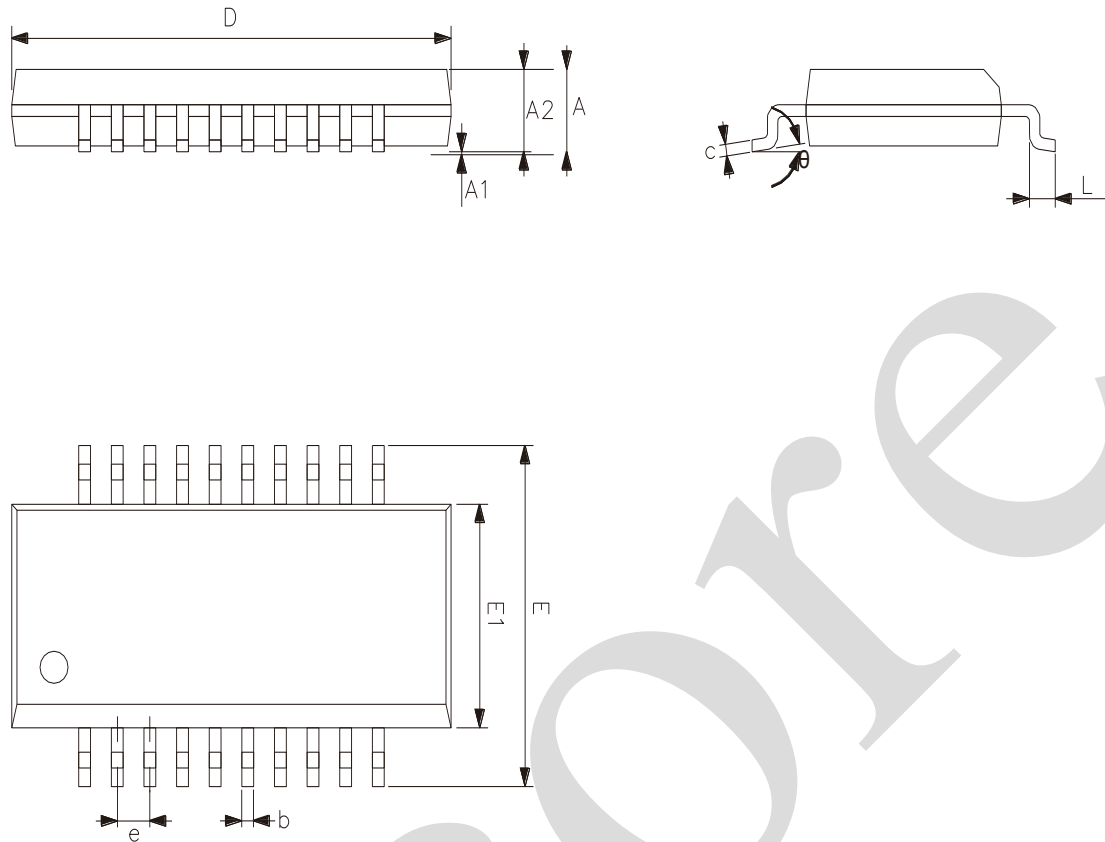
20.3 SOP20 外形图与封装尺寸



2023/12/A Symbol	Dimensions In Millimeters	
	Min.	Max.
A	2.47	2.65
A1	0.05	0.30
A2	2.20	2.44
b	0.35	0.50
c	0.15	0.30
D	12.54	12.94
E	10.00	10.60
E1	7.30	7.70
e	1.27	
L	0.40	1.05
L1	1.30	1.50
θ	0°	8°



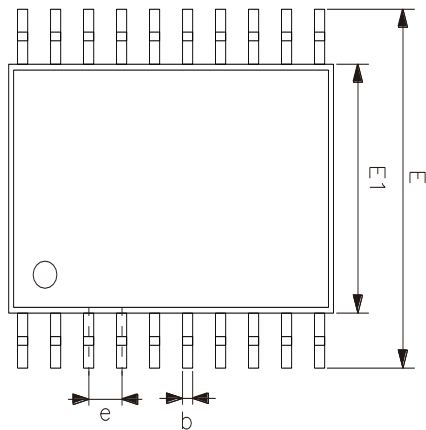
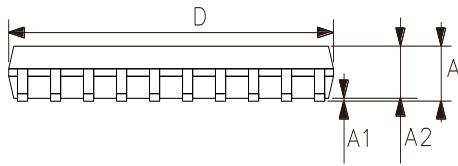
20.4 SSOP20 外形图与封装尺寸



2023/12/A Symbol	Dimensions In Millimeters	
	Min	Max
A	—	1.75
A1	0.10	0.25
A2	1.30	1.55
b	0.23	0.31
c	0.19	0.25
D	8.50	8.75
E	5.80	6.20
E1	3.80	4.00
e	0.635	
L	0.40	0.80
θ	0°	8°



20.5 TSSOP20 外形图与封装尺寸



2023/12/A	Dimensions In Millimeters	
Symbol	Min	Max
A	—	1.20
A1	0.05	0.15
A2	0.80	1.05
b	0.19	0.30
c	0.09	0.20
D	6.40	6.60
E1	4.30	4.50
E	6.20	6.60
e	0.65	
L	0.45	0.75
L1	1.00	
θ	0°	8°



21 声明及注意事项

21.1 产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联苯 (PB Bs)	多溴联苯醚 (PB DEs)	邻苯二甲酸二丁酯 (DBP)	邻苯二甲酸丁苯酯 (BBP)	邻苯二甲酸二(2-乙基己基)酯 (DEHP)	邻苯二甲酸二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

21.2 注意

在使用本产品之前建议仔细阅读本资料。

本资料仅供参考, 本公司不作任何明示或暗示的保证, 包括但不限于适用性、特殊应用或不侵犯第三方权利等。

本产品不适用于生命救援、生命维持或安全等关键设备, 也不适用于因产品故障或失效可能导致人身伤害、死亡或严重财产或环境损害的应用。客户若针对此类应用应自行承担风险, 本公司不负任何赔偿责任。

客户负责对使用本公司的应用进行所有必要的测试, 以避免在应用或客户的第三方客户的应用中出现故障。本公司不承担这方面的任何责任。

本公司保留随时对本资料所发布信息进行更改或改进的权利, 本资料中的信息如有变化, 恕不另行通知, 建议采购前咨询我司销售人员。

请从本公司的正规渠道获取资料, 如果由本公司以外的来源提供, 则本公司不对其内容负责。